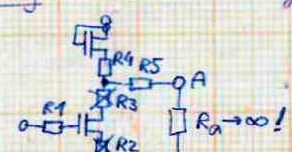


- p⁺-Diffusion A
- Gateoxid K
- Kontaktierung C
- Metallisierung D
- br. Passivierung E

Beispiel 3.2: p-Kanal Enhancement Inverter.
im Maßstab 1000:1

Wichtig! Kontaktierungen und diff. Gebiete hochohmig ⇒



R2 und R3 so klein wie möglich (um guten Nullpegel am Ausgang zu sichern)
R1, R4, R5 stören wenig !!! (nur im dynamischen Verhalten!)

Entwurfsregeln p-MOS-MVT:

- Metallisierungsbreite (min): 14 μm
- Metallisierung - Kontaktierung: 3 μm
- Metallisierung - Metallisierung: 6 μm
- Überlappung Metallis. - Gate: 4 μm
- Kontaktierung - (p⁺) Diffusion: 5 μm
- Kontaktierung - Metallisierung: 3 μm *
- Diffusion - Diffusion: 12 μm (⇒ Kanallänge 6 μm)
- p⁺-Diffusion - Gate: 10 μm
- Überlappung Diff. - Gatewände: 1 μm
- Diffusion - Kontaktierung: 5 μm
- min. Diffusionsbreite: 6 μm
- min. Gatebreite: 6 μm (⇒ Kanalbreite 6 μm)
- min. Gatelänge: 14 μm (≡ Kanallänge 6 μm)
- Toleranzbreite: Gate-Diffusion: 2 μm
- Überlappung: Met - Gate: 4 μm *
- Gatewände - Kontaktierung: 4 μm
- Unterdiffusion (p⁺ unter Maske) 3 μm
- Kontaktierfensterhindertgröße 10x10 μm² (8x12 μm²)

⊙ Unterdiffusion 3 μm!

Technologische Parameter:

- max. Stromdichte im Alu
- Flächenwiderstand der p⁺-Diff.