

Einige Grundlagen der integrierten Bipolar- Schaltungstechnik (SBC)

Gerd Heinz

Inhalt

- Schaltungstechnische Prinzipien
- Charakteristik integrierter Widerstände
- Spiegel-Differenzverstärker: Leerlaufverstärkung
- Offseteinfluß durch Stromspiegel
- Verstärkung Differenzverstärker mit Kollektorwiderstand

Folien verschiedener Vorträge zum PCM-Regenerator, 1981

Mit der Bitte um Verständnis: Trotz großer Anstrengungen
sind die Folien nur noch mit Mühe lesbar.

Integrierte Analogschaltungen: Prinzipien

Chipspezifisch:

- hohe absolute Bauelementetoleranzen (von Scheibe zu Scheibe)

→ Basiswiderstände: $\pm 43\%$



→ Finchwiderstände: $-40 \dots +80\%$



→ Stromverstärkung der Transistoren:

NPN: $\pm 25\%$

PNP: $\pm 50\%$

→ Differenzspannungen der Transistoren: $\pm 10 \text{ mV}$

- starker Temperaturgang der Bauelemente:

→ Basiswiderstände: $-5 \dots +13\%$

→ Finchwiderstände: $-40 \dots +70\%$

→ Fußspannungen: $-1,9 \frac{\text{mV}}{\text{K}}$

• begrenztes Bauelementesortiment:

Bipolar:

- Basiswiderstände: $< 100\Omega$
- Emitter-Basiswid.: $200\Omega \dots 1\text{k}\Omega$
- Kapazitäten: $< 50\text{pF}$ (40pF) Sperrschichtkap.

Unipolar:

- Polybleiwiderstände: $< 10\text{k}\Omega$ ($50 \dots 100\ \Omega/\square$)
- Poly-Metallwiderstände $> 10\text{k}\Omega$
- Kapazitäten: $< 50\text{pF}$ (Gateschichtkap. $500\text{pF}/\mu\text{m}^2$)
(keine Induktivitäten!)

• Parasitäreffekte nicht vernachlässigbar:

- ICA 20V-Basiswiderstände: $U_{BE} < 20\text{V}$
- Finch- und Epifinchwid.: $U_{BE} < 6,7\text{V}$ (nicht-linear!)
- Parasitärtransistoren: Keine Spannung darf unter die Substratspannung sinken (Latch up)
- 'gesättigte' Transistoren vermeiden:
 - Substratströme durch Parasitärtr.
 - Gefahr für Stromspiegelanordnungen!
- Baugruppen-Nebensprechen über V_{CC} , GND,
- kapazitive Verkopplungen durch Leitbahnen
- Leitbahninnenwiderstand ($50\text{m}\Omega/\square$) und
- Leitbahnstrombelastbarkeit ($< 15\text{mA}/10 \times 12,5\mu\text{m}$)

aber:

→ nutzbare Vorteile integrierter Analogschaltungen:

RELATIVABWEICHUNGEN der Bauelemente eines Chips **extrem gering**:

• hohe Gleichlauf Eigenschaften benachbarter Bauelemente:

Differenz - Kompensationsprinzipien nutzen!

→ Differenzverstärker, Stromspiegel, Bandgap...

→ β -Anpassung der Transistoren (ISA)	$< 5\%$
→ U_{BE} - Anpassung	$\pm 1\text{mV}$
→ U_{BE} linear - Anpassung	(distort unmerklich!) $\pm 1\%$
→ Basiswiderstände	$\pm 4\%$
→ Pinchwidderstände	$\pm 8\%$
→ Sperrschichtkapazitäten	$C_{CS} \pm 3\%$ $C_{BE} \pm 4\%$

• gute thermische Kopplung eng benachbarter Bauelemente:

→ Temperaturdifferenz $< 0,005\text{ K}$
(Voraussetzung: gleiche Ströme)

• hoher Gleichlauf der Temperaturgänge:

→ TK der U_{BE} absolut: $-1,8 \dots -2,0 \frac{\text{mV}}{\text{K}}$

aber relativ (bei gleichem Strom): $\Delta U_{BE} < \frac{10\text{mV}}{\text{K}}$

↳ Referenzspannungen nicht mit Diodenstrecken, sondern mit Bandgap-Schaltungen realisieren!

• Relativabweichungen lateraler Elemente einstellbar:

→ Konturunsicherheiten aus Technologie-PM bekannt:

• Anisotropie-Fehler vermeiden (Kristallorientierung nicht ideal)

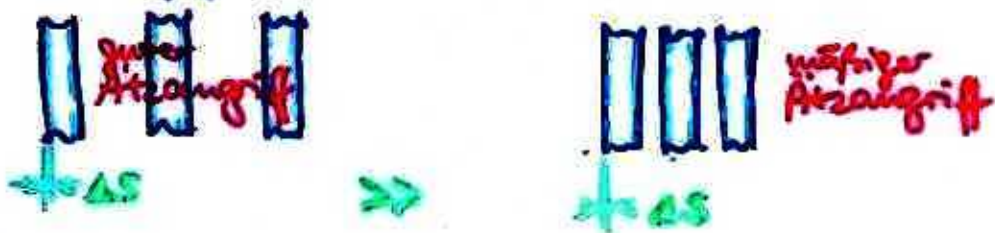


• Ätztoleranzen ausschalten (Nebendingen beachten!)

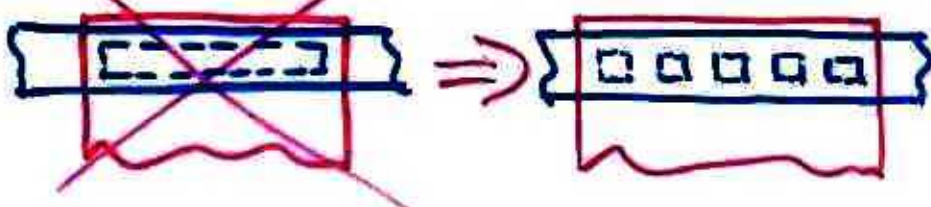


• Ätzräume beachten:

Unterätzung ist stark vom Freiraum an der Ätzkante abhängig:



↳ Kontaktlochgestaltung: einheitlich festlegen!



Unterschiede zwischen Integrierter Schaltungstechnik und Diskreter Schaltungstechnik



viele Bauelemente auf dem Chip verfügbar



wenige, genaue Bauelemente müssen Funktion erfüllen

→ Integrierte Transistoren oder Widerstände nicht klassifizierbar (↳ Ausbeute ↓)

→ Sonderfunktionen über andere Wirkungsmechanismen realisieren!

Induktivität ⇒ Gyratoren

Spannungsquelle ⇒ Bandgap-Schaltungen

Hochohmwiderstände ⇒ Stromspiegel

große Kapazitäten ⇒ Miller-Effekt

Schaltfunktionen ⇒ Transistorgates oder Diodenschalter

kapazitive Ankopplung und getrennte Arbeitspunkteinstellung ⇒ OP-Differenzverstärker mit galvanischer Kopplung

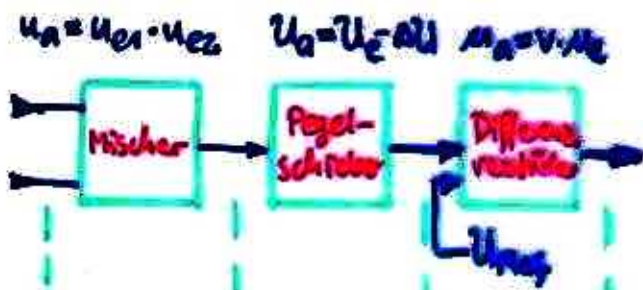
Präzisionsbauelemente ⇒ Selbstkalibrierung

→ Parasitäreffekte sind stets zu beachten.

⇒ Mit integrierten Schaltungen sind prinzipiell ähnliche Eigenschaften wie mit diskreten Schaltungen erreichbar.

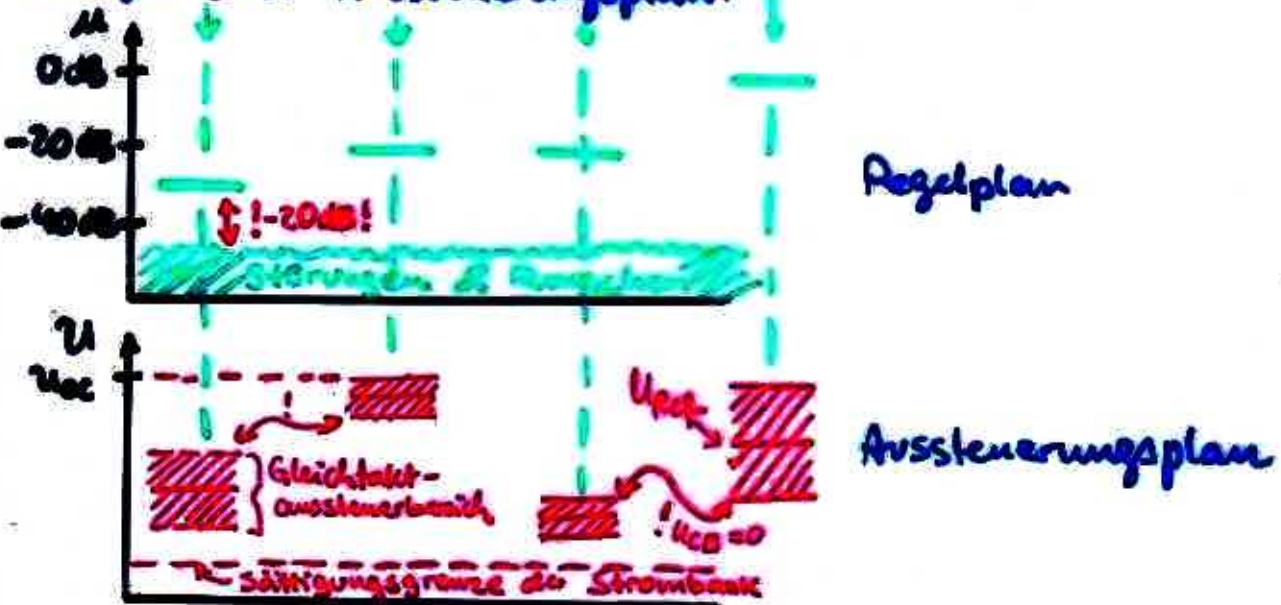
Entwurf integrierter Analogschaltungen: Arbeitschritte

- Funktionszerlegung & Gruppenbildung:



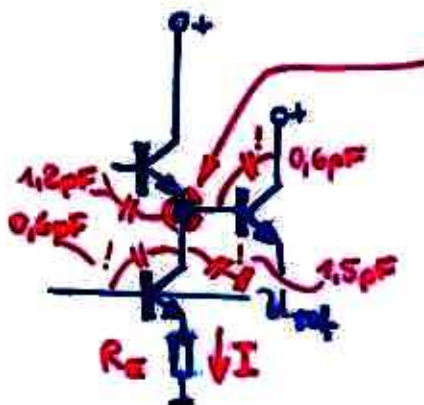
- Schaltplanskizzen, erste Berechnungen: Verstärkungen, Spannungen...

- Pegel und Aussteuerungsplan:



- Plan der Spannungsanstiegsgeschwindigkeiten:

→ Festlegung der Querströme: Pegelschieber, Differenzverstärker etc.



$$C_{\text{Knoten}} = \sum C_{\text{parasitär}}$$

$$I \geq C_{\text{Knoten}} \cdot \max\left(\frac{dU}{dt}\right)$$

$$R_E = \frac{U_{\text{ref}} - U_{\text{BEF}}}{I}$$

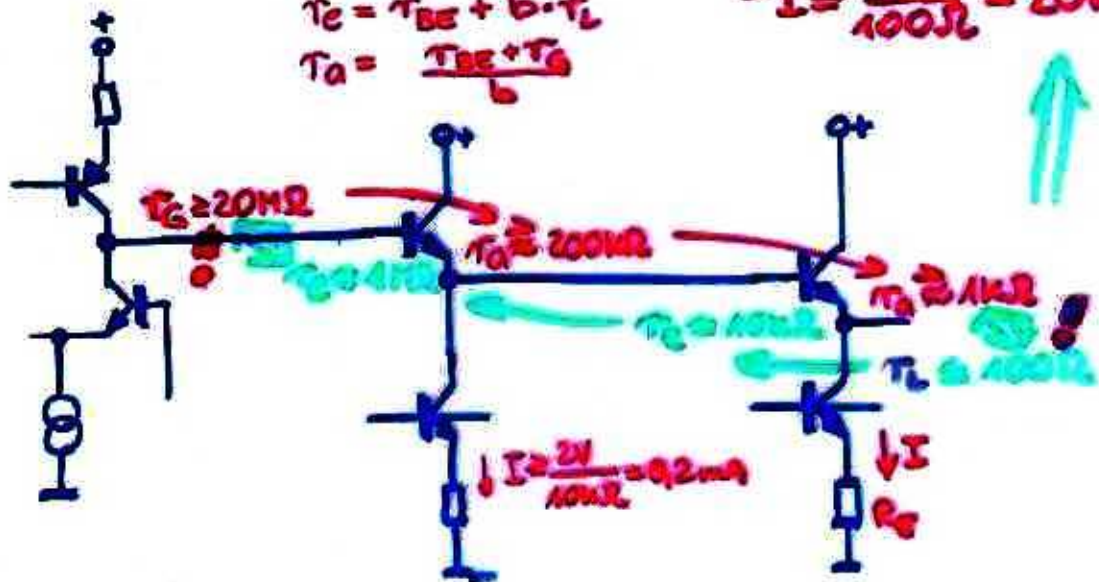
Eingangsteuerung: $\frac{dU}{dt} = \hat{U} \cdot \omega = 2\pi \frac{\hat{U}}{T}$ |||

($u = \hat{U} \sin \omega t$ $\frac{du}{dt} = \hat{U} \omega \cos \omega t \Big|_{t=0} = \hat{U} \omega$)

- Nachrechnung der Impedanzen:
 ↳ Korrektur des Überströme

$$\tau_L \approx 100 \Omega, \hat{U}_a \approx 2V$$

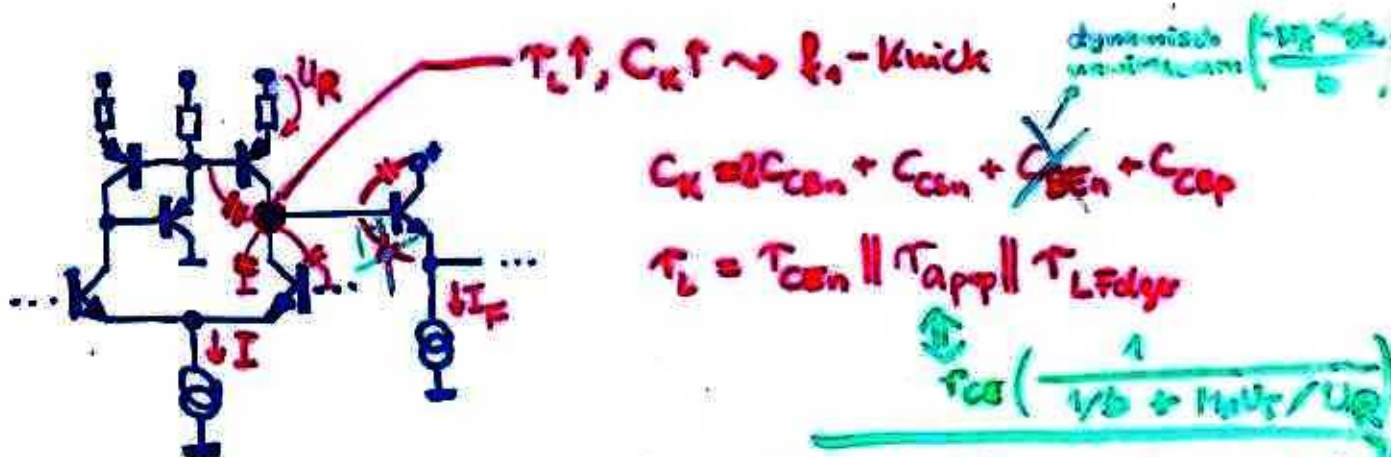
$$\rightarrow I \approx \frac{2V}{100 \Omega} = 20mA !$$



$$\tau_C = \tau_{BE} + b \cdot \tau_L$$

$$\tau_A = \frac{\tau_{BE} + \tau_C}{b}$$

- Nachrechnung der Frequenz- und Phasengänge:
 ↳ Korrektur der Überströme zur Einstellung der Knickfrequenzen



$$C_K \approx C_{CSn} + C_{CSn} + C_{BE n} + C_{Cop}$$

$$\tau_L = \tau_{CSn} || \tau_{App} || \tau_{Lfdgr}$$

$$f_1 = \frac{1}{2\pi} \cdot \frac{1}{\tau_L C_K} = \frac{1}{2\pi C_K} \cdot \frac{1}{\tau_L} = \frac{1}{2\pi C_K} \cdot \left(\frac{I}{2K_{RCEnn}} + \frac{1}{\tau_{App}} + \frac{1}{\tau_L} \right)$$

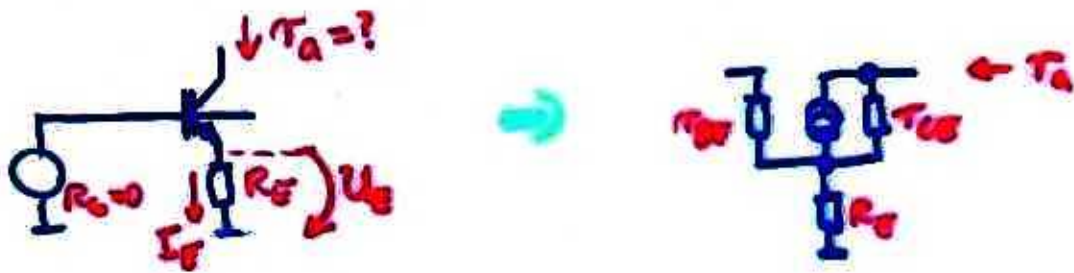
NR:

$$\left(\tau_L = \tau_C = \frac{1}{\omega C_K} \rightarrow f_1 = \frac{1}{2\pi \tau_L \cdot C_K} \right)$$

$\tau_{App} \gg \tau_{CEnn}$ ($U_R \gg 0$); $\tau_L \gg \tau_{CEnn}$!!

$$f_1 \approx \frac{1}{2\pi C_K \cdot \frac{2K_{RCEnn}}{I}} = \frac{1}{4\pi} \cdot \frac{I}{C_K K_{RCEnn}}$$

- Ausgangswiderstand eines Stromspiegeltransistors
 ↳ Leerlaufverstärkung vom Spiegel-UV's beeinflusst



Nach kurzer Rechnung (Mittel, etwa L&A, S. 33) folgt:

$$r_a \approx r_{CE} \left(1 + \frac{b R_E}{R_C + R_E + r_{BE}} \right) = r_{CE} \left(1 + \frac{b}{1 + \frac{r_{BE}}{R_E}} \right)$$

Nur $r_{BE} \approx \frac{M_N U_T}{I_E}$ folgt für $b \gg \beta$:

$$r_a \approx r_{CE} \left(1 + \frac{1}{\left(\frac{1}{b} + \frac{1}{b} \cdot \frac{M_N U_T}{I_E R_E} \right)} \right)$$

$U_E!$

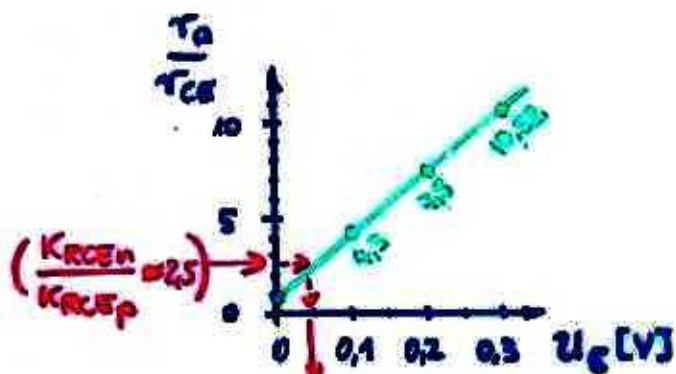
$$r_a \approx r_{CE} \left(1 + \frac{1}{\frac{1}{b} + \frac{M_N U_T}{U_E}} \right) \rightarrow \text{Ausgangswiderstand eines Stromspiegels}$$

Normierte Darstellung:

$$\frac{r_a}{r_{CE}} = 1 + \frac{1}{\frac{1}{b} + \frac{M_N U_T}{U_E}}$$

r_a/r_{CE} vorgegeben:

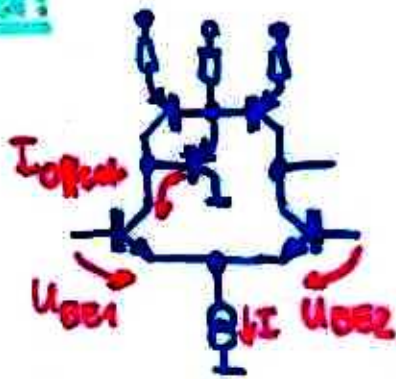
$$U_E = \frac{M_N U_T}{\left(\frac{r_a}{r_{CE}} - 1 \right) - \frac{1}{b}}$$



↳ 43mV
 Spiegel-UV: Spannungsabfall über dem Emittierwiderstand der pop-Spiegeltransistoren!

- Nachrechnung von Parasitströmen:
 - Offsetbestimmung, Strombankkorrekturen...

Offset:



$$I_C = I_T \exp\left(\frac{U_{BE}}{U_T}\right)$$

$$\ln \frac{I_C}{I_T} = \frac{U_{BE}}{U_T}$$

$$\begin{cases} U_{BE1} = U_T \ln \frac{I_{C1}}{I_T} = U_T (\ln I_{C1} - \ln I_T) \\ U_{BE2} = U_T \ln \frac{I_{C2}}{I_T} = U_T (\ln I_{C2} - \ln I_T) \end{cases}$$

$$\begin{aligned} U_{offset} &= \Delta U_{BE} = U_T (\ln I_{C1} - \ln I_{C2}) \\ &= U_T \ln \frac{I_{C1}}{I_{C2}} = U_T \ln \left(\frac{I_T + I_{offset}}{I_T} \right) \end{aligned}$$

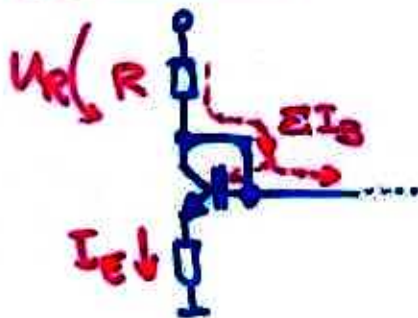
$$U_{offset} = U_T \ln \left(1 + \frac{I_{offset}}{I_T} \right)$$

(Kompensationsmöglichkeit:
Spiegel mit I_offset über R_o
versymmetrisch machen!)

z.B.: $I_{offset} = 0,016 \text{ mA}$, $I_T = 0,38 \text{ mA}$

↳ $U_{offset} = 2,08 \text{ mV}$

Strombank:



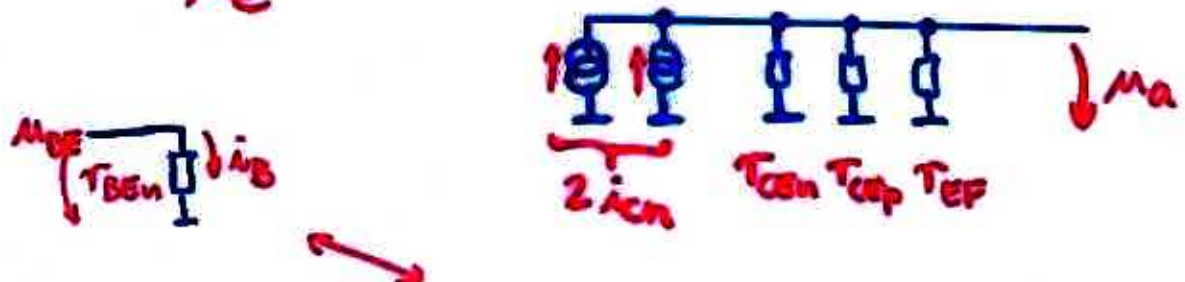
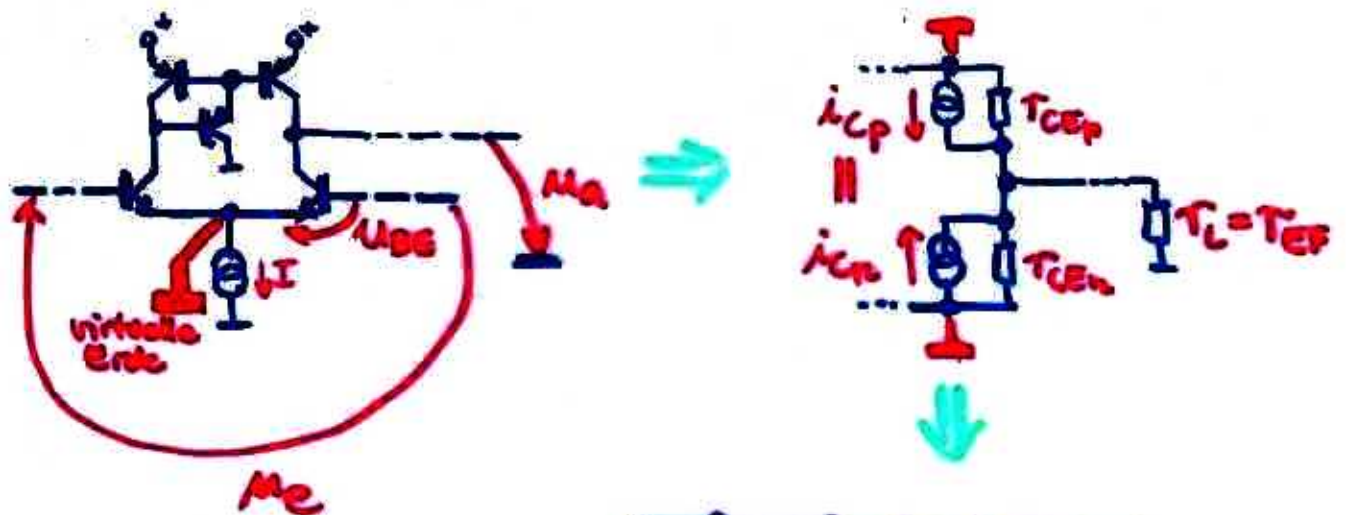
$$I_R = I_C + \sum I_B \quad (\text{aller andere Bank angeschl. Trs.})$$

$$I_C = \frac{I_E}{1 + \frac{1}{\beta}}$$

$$\frac{U_R}{R} = I_R = \frac{I_E}{1 + 1/\beta} + \sum I_B$$

$$R = \frac{U_R}{\frac{I_E}{1 + 1/\beta} + \sum I_B} \approx \frac{U_R}{I_E + \sum I_B} !$$

- Berechnung der Leerlaufverstärkung (Spiegel-DV)
(ppp ohne r_A -Erhöhung mittels R_E !)



$$i_{cn} = b \cdot i_b = b \cdot \frac{u_{BE}}{T_{BE}} \quad ; \quad T_{BE} = \frac{M_N U_T}{I_B} = \frac{M_N U_T B}{I_C}$$

$$i_{cn} = \frac{b \cdot u_{BE} \cdot I_C}{M_N U_T \cdot B} \quad \text{mit } I_C = \frac{I}{2} \quad \text{und } u_{BE} = \frac{M_E}{2}$$

$$i_{cn} = \frac{M_E \cdot I}{4 M_N U_T}$$

$$M_a = 2 i_{cn} (T_{CEn} \parallel T_{CEp} \parallel T_{EF}) \quad \text{mit } T_{CE} = \frac{K_{RCF}}{I_C}$$

$$M_a = \frac{M_E \cdot I}{2 M_N U_T} \cdot \frac{1}{\left(\frac{I}{2} \left(\frac{1}{K_{RCEn}} + \frac{1}{K_{RCFp}} \right) + \frac{1}{T_{EF}} \right)}$$

Für $T_{EF} \gg T_{CEn} \parallel T_{CEp}$ gilt die Näherung:

$$\frac{M_a}{M_E} = \frac{1}{M_N U_T \left(\frac{1}{K_{RCEn}} + \frac{1}{K_{RCFp}} \right)} = V \quad (\text{Technologiekonstante})$$

Offsetkompensation in Stromspiegeln

Einfachspiegel:



Ziel: $I_0 = I_{ref}$

$$I_{e1} + \frac{2I_{e1}}{\beta} = I_{e2}$$

NI: Aus Basisstrom (no2)

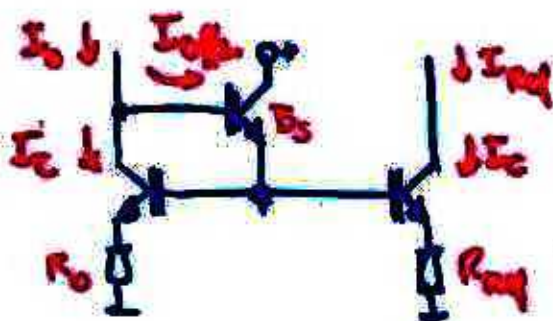
$$\Rightarrow \frac{I_{e2}}{I_{e1}} = 1 + \frac{2}{\beta} = 1 + \frac{2}{\beta}$$

$$\frac{R_0}{R_{ref}} \approx \frac{I_{e2}}{I_{e1}} \approx \frac{I_{e2}}{I_{e1}}$$

$$\boxed{\frac{R_0}{R_{ref}} \approx 1 + \frac{2}{\beta}}$$

Kompensierter Einfachspiegel

Verbesselter Spiegel



R0 = Rref:

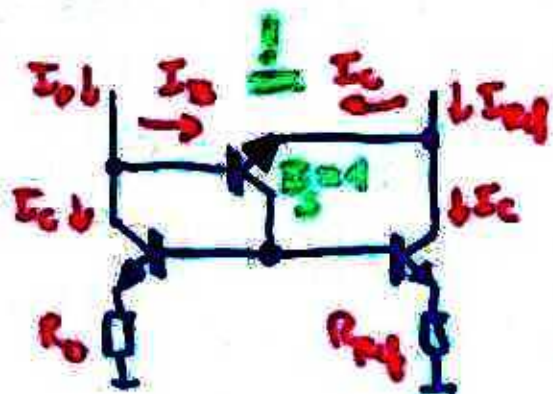
$$\frac{I_0}{I_{ref}} = \frac{I_c + \frac{2I_c}{\beta \cdot \beta_S}}{I_c} = 1 + \frac{2}{\beta \cdot \beta_S}$$

$\rightarrow \beta_S = \beta$ folgt:

$$\boxed{\frac{I_0}{I_{ref}} = 1 + \frac{2}{\beta^2}}$$

Spiegelverhältnis

Inverser Spiegel:



R0 = Rref:

$$\frac{I_0}{I_{ref}} = \frac{I_c + \frac{2I_c}{\beta \cdot \beta_S}}{I_c + \frac{2I_c}{\beta}} = \frac{1 + \frac{2}{\beta \cdot \beta_S}}{1 + \frac{2}{\beta}}$$

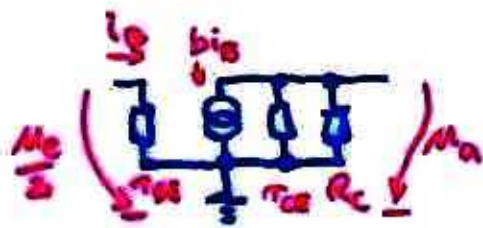
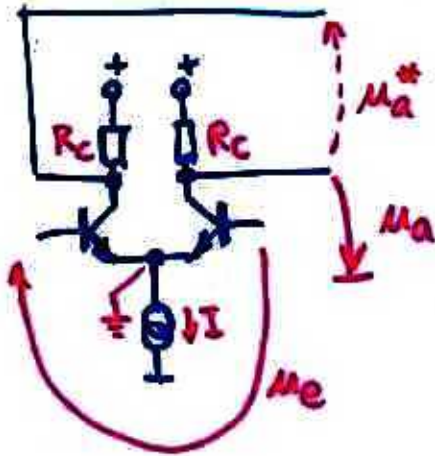
$$\boxed{\beta_S = 1 \text{ (invers): } \frac{I_0}{I_{ref}} = 1}$$

Cund E vertauscht

$$\beta_S \gg 1: \frac{I_0}{I_{ref}} \approx 1 + \frac{2}{\beta}$$

Achtung! $\tau_a = \tau_{ces} \parallel \dots \rightarrow$ sehr niedriges τ_a !

• DV mit Kollektorwiderständen: Verstärkung V



$$\frac{M_a}{(M_e/2)} = \frac{b i_B (r_{CE} \parallel R_C \parallel r_L)}{i_B (r_{BE} + R_G)}$$

$r_{CE} \gg R_C$

$$\approx \frac{b (R_C \parallel r_L)}{r_{BE} + R_G}$$

$$\frac{M_{out}}{I_B} = \frac{M_{out}}{I_C} = \frac{2 M_{out}}{I}$$

$r_L \gg R_C, R_G \ll r_{BE}$

$$\frac{M_a}{M_e} = \frac{b R_C}{2 r_{BE}} = \frac{b R_C I_C}{2 I I_B U_T} \approx \frac{I_C R_C}{2 U_T} = \frac{1}{2} \frac{U_R}{U_T}$$

$V(M_a) = \frac{1}{2} \frac{U_R}{U_T}$
$V^*(M_a^*) = \frac{U_R}{U_T}$

Verstärkung für $r_L \gg R_C, R_G \ll r_{BE}$

Verstärkung für Betrieb mit Differenzgang (M_a^*)

• f_{-3dB} - Knick: $f_n = \frac{1}{2\pi r_L C_K} : r_L \approx R_C; C_K$ fest:

$$f_n = \frac{1}{2\pi R_C} \cdot \frac{1}{C_{KO} (+ C_{Last})}$$

spannungsteiler (Kollektorkapazität) (entfällt bei Emitterfolger (dynam. versinken))