

Abschrift - IM-Bericht

Stimmungen und Meinungen im INT im Zusammenhang mit der DVS-VLSI-Entwicklung

-----

Meine Einschätzung beruht hauptsächlich auf persönlichen Gesprächen mit [REDACTED] (VE), [REDACTED] (VE), [REDACTED] (TB), [REDACTED] (TB 4), [REDACTED] (TB 4), [REDACTED] (VE) (alles Auswertet).

Als Ausgangspunkt ist zu nehmen, daß es im INT faktisch noch keine praktischen Erfahrungen in der Entwicklung von VLSI gibt. Die in den Jahren 79/80 im INT betriebene Entwicklung eines Tastaturdecoderschaltkreises (sozusagen als Trainingsobjekt) scheiterte daran, daß sich kein Produzent für diese IS fand.

Z.Z. befinden sich im Entwurfszentrum Mikroelektronik des INT (HA TB) 16 LSI bzw. VLSI in Entwicklung, darunter 4 systemspezifische DVS-VLSI, SLIC, PCM-CODEC, PCM-Filter, PCM-Repeater, Einchip-CODEC-Filter u.a. Für die eigentliche Schaltkreisentwicklung stehen bei TB 4 nur 9 VbE zur Verfügung. Weitere 11 Mitarbeiter anderer Abteilungen sind mehr oder weniger stark in die IS-Entwicklung einbezogen. Jeder TB 4-Entwickler hat mehrere IS zu betreuen, was eine uneffektive Arbeitsweise bewirkt. Die Mitarbeiter der anderen Abteilungen sind noch an gänzlich anders gelagerten Themenarbeiten beteiligt, so daß auch hier keine konzentrierte Arbeit möglich ist.

Die Zuführung zusätzlicher VbE in TB 4 verzögert sich ständig. Für Ende 1982 waren 50 VbE IS-Entwickler geplant, davon etwa 20 bei TB 4. Z. Z. sind tatsächlich 30 INT-Mitarbeiter einbezogen, doch bei weitem nicht mit voller Kapazität.

Für 1983 ist die Zuführung von 8 VbE zu TB 4 geplant. Die Auswahl geeigneter Kader ist schwierig. Die geeigneten Entwicklungsingenieure möchten lieber Schaltungen zusammenbasteln als wochenlang Layouts zu zeichnen. [REDACTED] (VE) erzählte mir, daß die VLSI-Entwickler von VA 5 unzufrieden sind, da diese Arbeit hauptsächlich aus stupiden, unschöpferischen Tätigkeiten besteht und natürlich völlig von der bisherigen, gewohnten Arbeit eines Entwicklungsingenieurs abweicht.

Selbst bei Automatisierung umfangreicher Teilarbeiten mit Hilfe von EDVA wird sich für einen großen Teil von Entwicklungsingenieuren die Arbeit immer weiter weg von der praktischen Schaltungsrealisierung bewegen.

Die größten Probleme bereitet jedoch die praktische Realisierung der Entwicklungsarbeit in Form von Schaltkreisen. Bei großteils analogen IS, die im HFO gefertigt werden, liegen hier positive Erfahrungen vor. Bei digitalen VLSI-IS, die gemeinsam mit dem ZFTM entwickelt werden sollen, herrscht große Unsicherheit. Da es keinen Vertrag mit dem ZFTM und auch keine konkreten Aussagen über die weitere Technologie-Strategie des KEE gibt, fehlt es den VLSI-Entwicklern des INT an der notwendigen klaren Perspektive. Das führt dazu, daß über das ZFTM nur in verächtlicher und höhnischer Weise gesprochen wird. Hauptmeinungen zum ZFTM sind:

- Sie haben da bisher nur gekupfert und sind unfähig, selbst VLSI zu entwickeln.
- Im ZFTM herrscht totale Anarchie. Offiziell sind keine Kapazitäten frei, dabei sitzen die Entwickler rum.
- ZFTM versucht alles, um sich von anderen nicht in die Karten blicken zu lassen. Deswegen kommt auch kein Vertrag mit dem INT zustande.

Die VLSI-Entwickler des INT, besonders                     ,                     ,                     , fühlen sich stark genug, sich mit der NSW-Konkurrenz zu messen, doch hindern sie die praktischen Umstände: fehlende technologische Kapazitäten, fehlende Rechentechnik, daran, ihre Ideen zu verwirklichen, was meinen Eindrücken nach zu einem gewissen Unbefriedigtsein mit den praktischen Ergebnissen ihrer Arbeit führt. Sie sehen ohne weiteres die objektiven Zusammenhänge ein, sie benötigen aber möglichst schnell Erfolgserlebnisse.

gez. IM  
29. 10. 82

F.d.R.d.A.

Wa. Luth