

Institut fuer Nachrichtentechnik
TB

Berlin, den 24.2.84

Bericht INT-TB4-2/84

Titel: NSGT2S-Transistormodelle EMOS und DMOS

Bearbeiter: G. Heinz

Umfang: 19 Seiten

INHALTSVERZEICHNIS:

1. Transistorschaltungen
2. Beschreibung des statischen Kennlinienfeldes:
Prozeduren EMOS und DMOS
 - 2.1. Kennlinienkonstante (BETA)
 - 2.2. Bulkspannungseinfluß auf die Schwellspannung (K 2)
 - 2.3. Einfluß der Kanallängenverkürzung im
Einschnürbereich (K 4)
 - 2.4. Verschiebung der Abschnürgrenze (K 5)
 - 2.5. Beweglichkeitsverringering bei hoher
Gate-Source-Spannung
 - 2.6. Subthreshold-Strom (I_{WEAK})
3. EMOS-Modellgleichung
4. DMOS-Modell
5. Kapazitätsprozeduren CENH und CDEP
 - 5.1. Gate - Bulk - Kapazität
 - 5.2. Gate - Drain - Kapazität
 - 5.3. Gate - Source - Kapazität

Es werden im folgenden die Prozeduren:

EMOS ($\hat{=}$ DMOS2 - ZPTM); EDMOS ($\hat{=}$ IMOS2 - ZPTM; CENH und CDEP beschrieben. Modellkonstanten und Modellform gehen auf den Bericht B2E1 13/83 (ZPTM - Dr. de Paly) zurück. Die Modelle sind für die Analyseart "Knotenspannungsanalyse" geschrieben.

Sie haben global die Form:

$$I_{DS} = f(U_{GS}, U_{DS}, U_{SB}, B, L, TAB) \text{ bzw.}$$

$$C_X = f(U_{GS}, U_{DS}, U_{SB}, B, L, TAB)$$

I_{DS} bzw. C_X werden im RETURN-Befehl an das Hauptprogramm zurückgegeben. Die Modellkonstanten werden mit den Tabellen TABEN zu EMOS, CENH und TABDT zu DMOS, CDEP übergeben. Alle Prozeduren verarbeiten Zweigspannungen beliebiger Polarität. Dazu wird generell zu Anfang die Polarität der anliegenden Zweigspannung getestet (Variable M:M = 1: Polarität positiv, M = - 1: Polarität negativ), so daß die Symmetrieeigenschaften des NSGT2-Transistors erhalten bleiben.

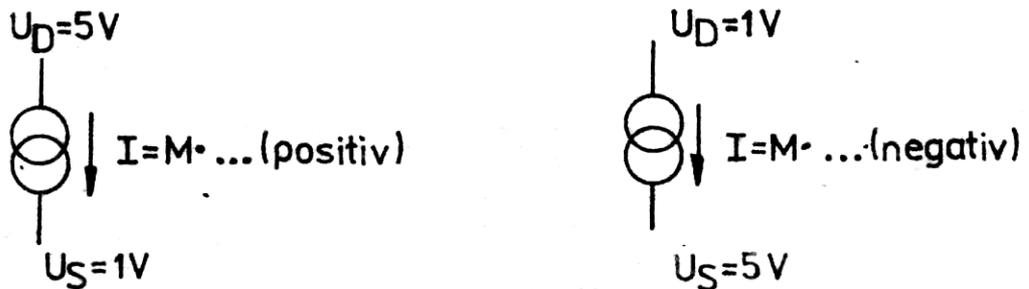


Bild 1: Polaritätsumkehr hat Stromumkehr zur Folge

Als komplette und getestete Transistoren liegen die Schaltungen

EN (Enhancementstransistor)

DT (Depletionstransistor)

DZ (Depletion-Zweipol ($U_{GS} = 0$))

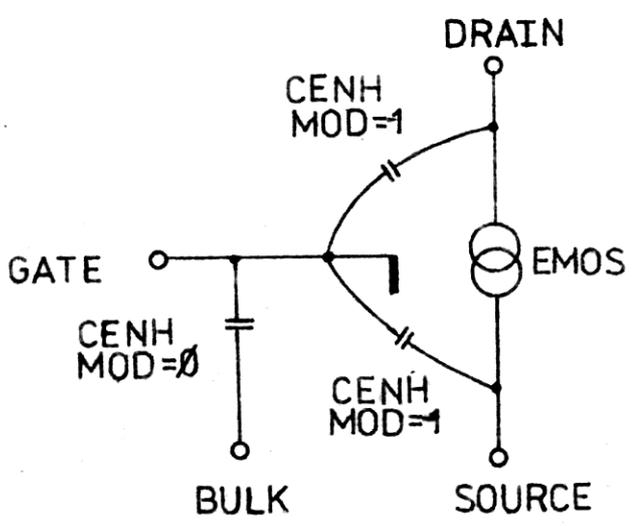
auf der Felix-Modellbibliothek (NSGT2.MOD) bzw. STADYNET-MODBIB IM1318 vor. leitungs- und andere parasitäre Kapazitäten können unter Nutzung der Prozedur KONST berücksichtigt werden. Alle Prozeduren sind auf LAMBDA-Einheiten normiert:

III/15/4 1876 1877 1878 1879 1880 200,017/01 1887
53012 VV Freiberg, Außenstelle Dresden, Am 307/75

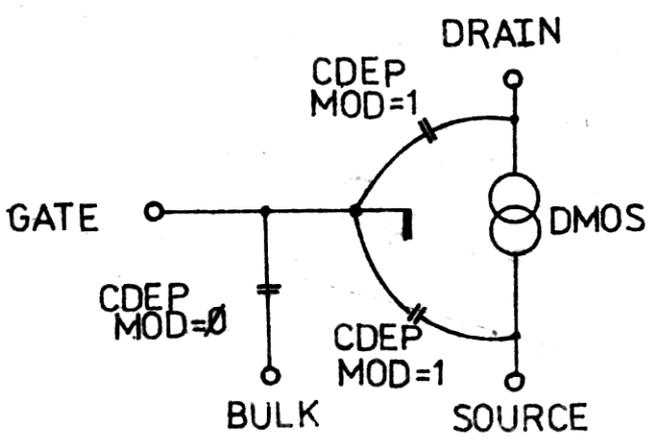
B (in μm) = BB (in Λ) . LAMBDA + KVB (Summe der Kantenverschieb.)

L (in μm) = LL . LAMBDA + KVL

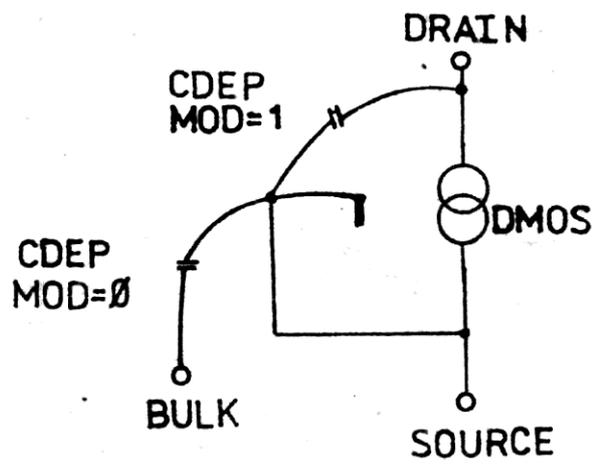
Die Modelle EN, DT, DZ haben folgende Form:



Enhancementstransistor EN



Depletionstransistor DT



Depletion-Zweipol DZ

Alle Spannungswerte innerhalb der Prozeduren werden auf Sourcepotential bezogen, so daß das Sourcepotential in den Modellgleichungen nicht mehr auftritt:

$$V_G = U_G - U_S$$

$$V_D = U_D - U_S$$

$$V_B = U_B - U_S$$

2. Beschreibung des statischen Kennlinienfeldes:
Prozeduren CMOS und DMOS

Die Prozeduren beschreiben das statisch meßbare Kennlinienfeld von NSGE2-Transistoren in der Form:

$$I_{DS} = f(U_{DS}, U_{GS}, U_{SB}, B, L, \text{Parametertabelle})$$

Die Prozeduren basieren auf der Gradual-Channel-Approximation (GCA) des MOS-Transistors als Modell zweiter Ordnung, die empirisch mit Modellverbesserungen dritter Ordnung versehen wurde.

Die GCA hat die Form:

$$I_{DS} = \frac{b}{1} \cdot \text{BETA} \cdot ((U_{GS} - U_P) \cdot U_{DS} - \frac{U_{DS}^2}{2}) \quad \text{für } 0 < (U_{GS} - U_P) > U_{DS} \quad (1-1)$$

$$I_{DS} = \gamma_2 \cdot \frac{b}{1} \cdot \text{BETA} \cdot (U_{GS} - U_P)^2 \quad \text{für } U_{DS} > (U_{GS} - U_P) \quad (1-2)$$

mit:

$$U_P = U_{P0} + K2 (\sqrt{U_{SB} - 2V_F} - \sqrt{2V_F}) \quad (1-3)$$

Bild 1: Gradual-Channel-Approximation (GCA)

Sie gilt in guter Näherung für sehr lange, entlang des Kanalquerschnitts homogene Transistoren. Entlang der Abschnürgrenze $U_{DS} = U_{GSE}$ ist der Funktionswert und die erste Ableitung dI_{DS}/dU_{DS} stetig. Das ist für die numerische Stabilität des die Prozedur nutzenden Simulationsprogrammes von Vorteil.

III/15/4 1876 1877 1878 1879 1880 200.0 / D 2503

59012 VV Freiberg Außenstelle Dresden Ag 307/75

$U_{ET} = f(U_{BS})$

$K_{20} = 0,75 \sqrt{V}$
 $K_{21} = 0,23 \sqrt{V}$
 $2V_F = 0,65 \sqrt{V}$
 $V_{BK} = -0,88 V$
 $U_{T0} = 0,8 V$

$U_{BS} \leq V_{BK} :$

$U_{TB0} = U_{T0} + K_{20} (\sqrt{2V_F - V_{BK}} - \sqrt{2V_F})$
 $U_{ET} = U_{TB0} + K_{21} (\sqrt{2V_F - U_{BS}} - \sqrt{2V_F - V_{BK}})$

$U_{BS} > V_{BK} :$

$U_{ET} = U_{T0} + K_{20} (\sqrt{2V_F - U_{BS}} - \sqrt{2V_F})$

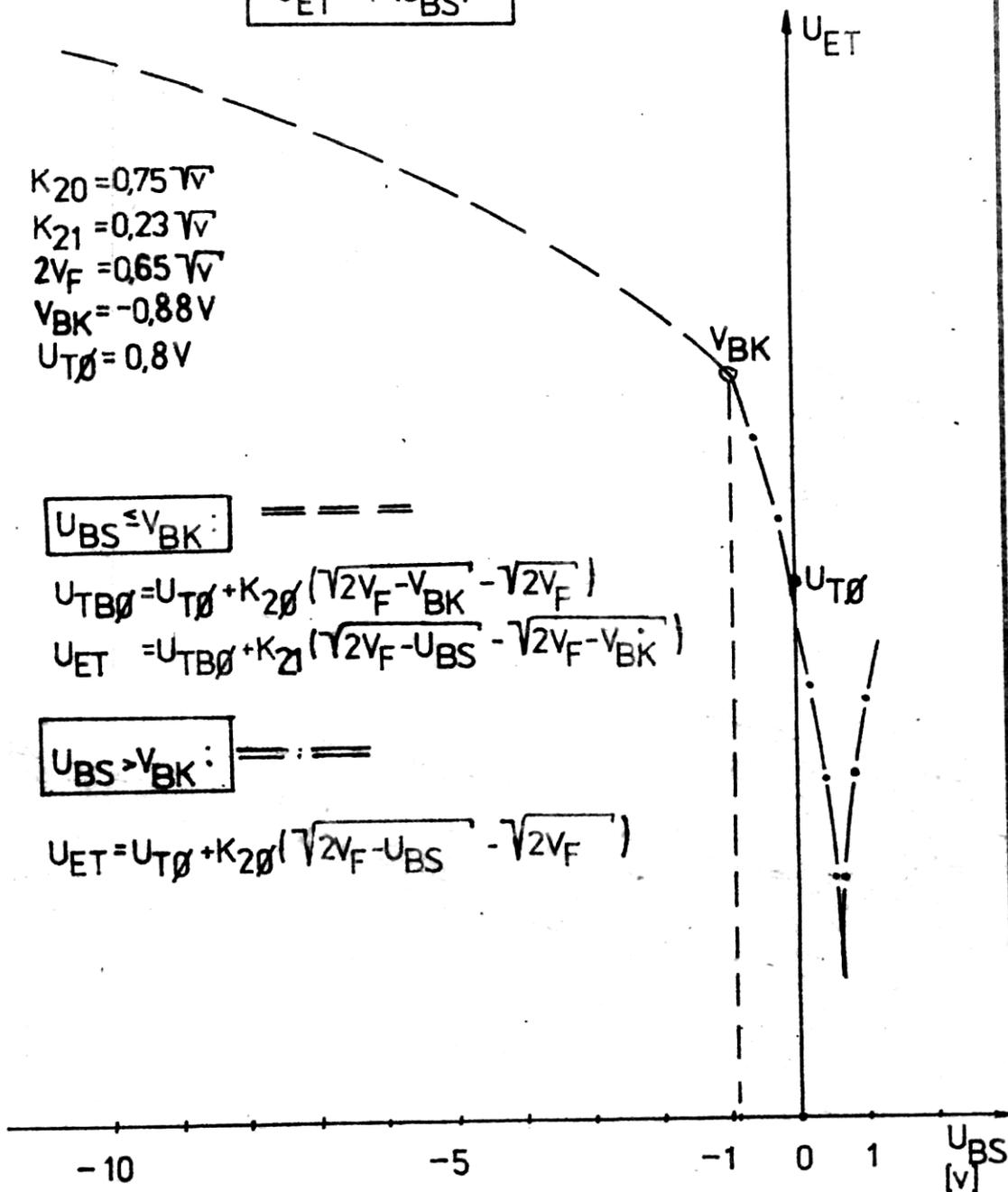


Bild 2: Einfluß der Source-Bulk-Spannung U_{BS} auf die Schwellenspannung U_{ET} -Bodyeffekt. (PGM : MK7A)

In (1 - 1 bis 1 - 3) bedeuten:

- $(U_{GS} - U_P) = U_{GSE}$: effektive Gate-Source-Spannung
- U_P : Schwellspannung
- U_{DS} : Drain-Source-Spannung
- b, l : elektrische wirksame Breite bzw. Länge
- BETA : Kennlinienkonstante
- U_{SB} : Source-Bulk-Spannung
- V_F : Fermi-Potential
- K2 : Schwellspannungskorrekturfaktor

2.1. Kennlinienkonstante (BETA):

Die Kennlinienkonstante kann als Produkt aus Beweglichkeit der Ladungsträger und flächenbezogener Gateoxidkapazität betrachtet werden:

$$BETA = \mu \cdot C_{ox} = \mu \cdot \frac{\epsilon_{ox}}{d_{ox}} \quad (1-4)$$

Zu kleinen Gateoxiddicken hin (Skalierung) wächst BETA an. Die Beweglichkeit allerdings ist ~~feldstärke~~ abhängig. Zu sehr hohen Feldstärken hin sinkt die Beweglichkeit ab. (siehe weiter unten)

↑ großes I_{DS}

2.2. Bulkspannungseinfluß auf die Schwellspannung (K2):

Der Schwellspannungskorrekturfaktor K2 hat den physikalischen Hintergrund:

$$K2 = \frac{d_{ox}}{\epsilon_{ox}} \sqrt{2e \epsilon_H N_A} = \frac{\sqrt{2e \epsilon_H N_A}}{C_{ox}} \quad (1-5)$$

Er kennzeichnet den Einfluß der Bulkspannung auf die Schwellspannung des Transistors. Die Funktion $U_P = f(U_{SB})$ nach Gleichung (1-3) ist in Bild 2 dargestellt. In der EMOS-Prozedur wird eine Zweibereichsteilung vorgenommen: Oberhalb wird $U_{BS} \geq V_{BK}$ wird mit K2 Gleichung (1-3) gerechnet, unterhalb $U_{BS} \leq V_{BK}$ wird eine weitere Wurzelfunktion (K2₁) addiert.

III/15/4 1876 1877 1878 1879 1880 20001/1225-837
59012 VV Freiberg Außenstelle Dresden Ag 307/75

Aus Bild 2 geht hervor:

Die Schwellspannung eines Transistors steigt mit der Wurzel aus der Source-Bulkspannung. Es läßt sich ablesen: Ein Enhancement-Pullup-Transistor bzw. ein Transfergate hat bei hohen Sourcespannungen eine höhere Schwellspannung.

Außerdem zeigt dieses Bild:

Wird vermittelt einer negativen Bulk-Vorspannung eine höhere Schwellspannung eingestellt, so ist diese in Bezug auf Source-Bulkspannungsänderungen stabiler, der Anstieg $\frac{dU_P}{dU_{SB}}$ ist geringer. Da eine

negative Bulkspannung gleichzeitig den Vorteil einer Verminderung der n^+p^- -Sperrschichtkapazität aller diffundierten Gebiete bewirkt, wird diese Schaltungsvariante oft zur Geschwindigkeitserhöhung bei gleichzeitiger technologischer Stabilisierung benutzt.
 \rightarrow ca. 30% bei $V_{GS} = -2V$

2.3. Einfluß der Kanallängenverkürzung im Einschnürbereich (K4):

Aufgrund der Verringerung der Kanallänge kommt im Einschnürbereich der Effekt der Kanallängenverkürzung verstärkt zur Wirkung (Bild 3). Im Einschnürbereich ist ein Anstieg des Drain-Source-Stromes mit der Erhöhung der Drain-Source-Spannung zu verzeichnen. Im Depletion-Modell DMOS ist der Zusatzfaktor $K_4 \cdot U_{DS} \cdot U_{GSE}$ zu beiden Kennlinienbereichen (aktiv und eingeschnürt) addiert, damit die Stetigkeit des Modells gewahrt bleibt:

GCA-Kern.

$$I_{DS} = \frac{b}{l} \text{BETA} \times \left\{ \begin{array}{l} \emptyset + K_4 U_{GSE} U_{DS} \quad (1-6) \\ U_{GSE} U_{DS} - \sqrt{\frac{1}{2} U_{DS}^2} + K_4 U_{GSE} U_{DS} \quad (1-7) \\ \sqrt{\frac{1}{2} U_{GSE}^2} + K_4 U_{GSE} U_{DS} \quad (1-8) \end{array} \right.$$

mit $U_{GSE} = (U_{GS} - U_P)$

$$I_{DS} = \frac{b}{l} \text{BETA} \times \left\{ \begin{array}{l} \emptyset \quad U_{GSE} \leq \emptyset \quad (1-9) \\ U_{DS} \sqrt{U_{GSE} (1 + K_4)} - \sqrt{\frac{1}{2} U_{DS}^2} \quad (1-10) \\ U_{GSE} \sqrt{\frac{1}{2} U_{GSE} + K_4 U_{DS}} \quad (1-11) \end{array} \right.$$

$U_{GSE} > U_{DS}$

GCA mit linearer Approximation der Kanallängenverkürzung (DMOS) $U_{DS} > U_{GSE} > \emptyset$

9012 VW Freiberg Außenstelle Dresden Ag 307/75 III/15/4 1876 1877 1878 1879 1880 200,0 T/D 23657

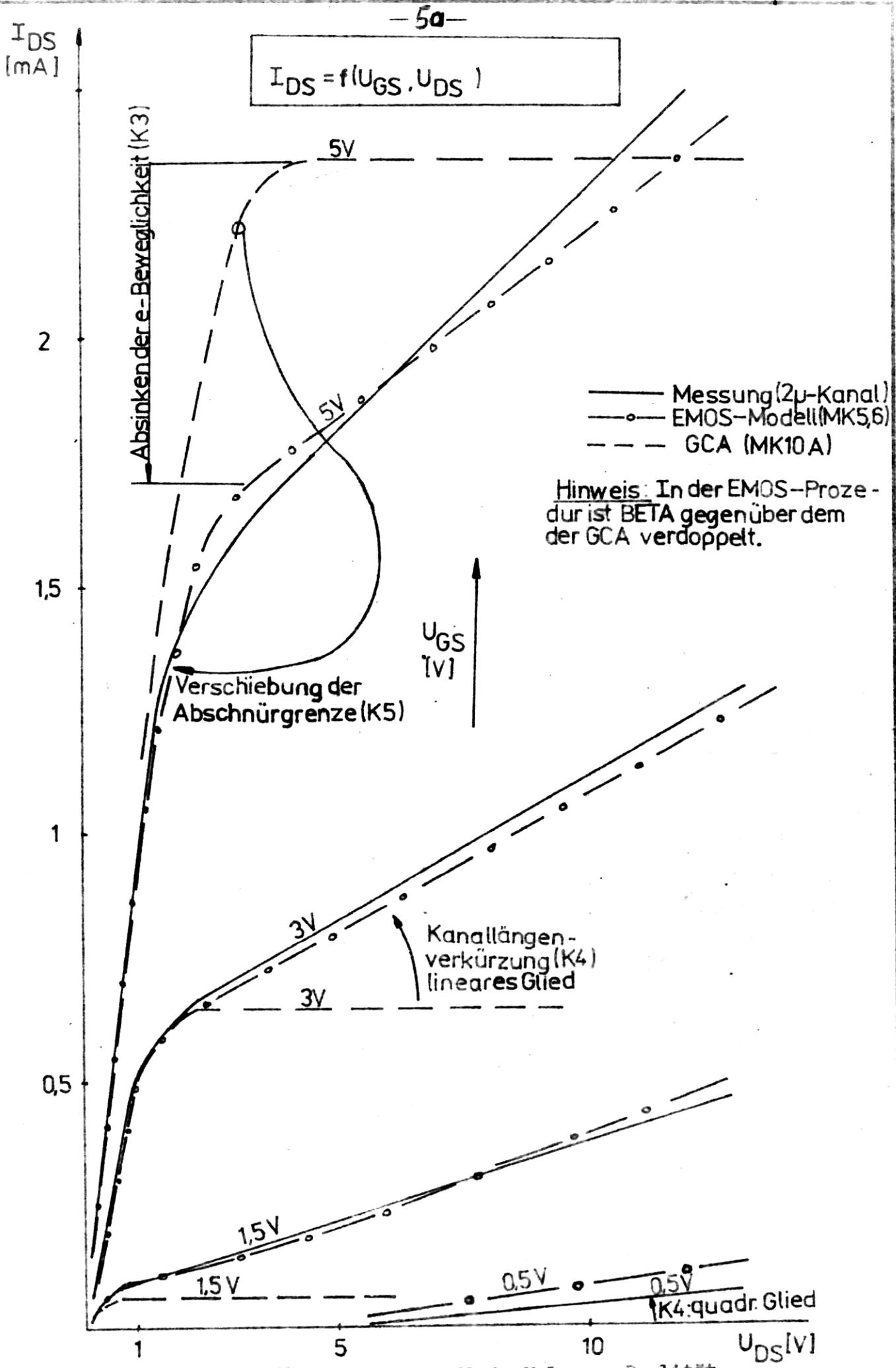


Bild 3: GCA und EMOS-Modell im Vgl. zur Realität

Der Enhancement-Transistor ist noch kürzer als der kürzeste Depletion-Transistor. Hier wird ein linearer Zusatzterm $K_4 \cdot U_{DS} \cdot U_{GSE}$ und ein quadratischer Zusatzterm $\frac{1}{2} K_4^2 \cdot U_{DS}^2$ zu beiden Bereichen addiert:

$$I_{DS} = \frac{b}{1} \text{ BETA}$$

$$\emptyset \quad (1-12)$$

$$U_{GSE} U_{DS} - \frac{1}{2} U_{DS}^2 + K_4 U_{GSE} U_{DS} + \frac{1}{2} K_4^2 U_{DS}^2 \quad (1-13)$$

$$\frac{1}{2} U_{GSE}^2 + K_4 U_{GSE} U_{DS} + \frac{1}{2} K_4^2 U_{DS}^2 \quad (1-14)$$

$$I_{DS} = \frac{b}{1} \text{ BETA}$$

$$\emptyset \quad U_{GSE} \leq -K_4 U_{DS} \quad (1-15)$$

$$U_{DS} \sqrt{U_{GSE} (1+K_4) + \frac{1}{2} U_{DS} (K_4^2 - 1)} \quad (1-16)$$

$$\frac{1}{2} (U_{GSE} + K_4 U_{DS})^2 \quad U_{DS} \geq U_{GSE} > -K_4 U_{DS} \quad (1-17)$$

GCA mit linearer ~~plus~~ quadratischer Approximation der Kanallängenverkürzung (EMOS)

Hinweis:

Mit dem quadratischen Zusatzterm muß die Ausschaltgrenze von Null zu $U_{GSE} < -K_4 \cdot U_{DS}$ verschoben werden - Forderung des Ausdruckes $(U_{GSE} - K_4 \cdot U_{DS})^2$ (Einschnürbereich).

dh. $U_{GSE} = 0 \Rightarrow I_{DS} = 0$

Der quadratische Zusatzterm läßt sich wie folgt interpretieren:

Auch wenn die effektive Gate-Source-Spannung des Transistors null ist, wird der Transistor bei einer endlichen Drain-Source-Spannung Strom führen (durchbrechen). Dieser Effekt kann positiv für Gate Schutzschaltungen genutzt werden, wirkt sich aber negativ auf die dynamischen Speichereigenschaften des Transistors aus.

2.4. Verschiebung der Abschnürgrenze (K5):

In Bild 3 fällt auf, daß im aktiven Bereich erhebliche Funktionswertdifferenzen zwischen GCA und Realität bestehen. Der Übergang vom aktiven zum eingeschnürten Bereich bei hohen Gate-Source-Spannungen liegt real bei geringeren (weiter ^{Links} ~~liegenden~~) Drain-Source-Spannungen, der Name V_{SAT} wird eingeführt, um diese korrigierte, effektive Gate-Source-Spannung zu kennzeichnen.

$$V_{SAT} = K5 (U_{GS} - U_P) \quad K5 \approx 0,8 \dots 0,9 \quad \leftarrow$$

Für die Abschnürgrenze gilt damit:

$$V_{SAT} = K5 (U_{GS} - U_P) = U_{DS}$$

d.h. ein höherer U_{GS} -Wert paart sich nun mit dem gleichen U_{DS} -Wert; die Abschnürgrenzlinie wird nach links gebogen.

2.5. Beweglichkeitsverringern bei hoher Gate-Source-Spannung (K3)

Zu großen Gatespannungen hin ergibt die GCA unreal hohe Drain-Source-Ströme. In Realität aber, tritt durch die Gate-influenzierte Erhöhung der Elektronendichte im Kanal eine absolute Beweglichkeitsverringern ein, d.h. der Realtransistor hat bei hohen Gate-Spannungen letztlich eine geringere Stromergiebigkeit, als durch die GCA ermittelbar. Nach /Krauß/ gilt:

$$\frac{\mu}{\mu_0} = \frac{1}{1 + K3 (U_{GS} - U_P)} \quad (1-18)$$

wobei μ die Realbeweglichkeit und μ_0 die Beweglichkeit bei $U_{GS} = U_P$ dargestellt. Da die Kennlinienkonstante BETA ein Produkt aus Beweglichkeit μ und flächenbezogener Gateoxidladung C''_{ox} darstellt, läßt sich schreiben:

$$BETA = \mu \cdot C''_{ox} = \underbrace{\mu_0 \cdot C''_{ox}}_{BETA_0} \cdot \frac{1}{1 + K3 (U_{GS} - U_P)} \quad (1-19)$$

Hinweis:

Bei exakter Nachrechnung der vollständigen EMOS- bzw. DMOS-Prozeduren wird auffallen, daß in den Kennliniengleichungen der Faktor einhalb

III/15/4 1876 1877 1878 1880 200.01/D.2567

59012 VV Freiberg Außenstelle Dresden Ag 307/75

verschwunden ist. Für das in die Prozeduren eingesetzte $BETA\phi$ gilt folglich:

$$BETA\phi = \sqrt{2} \cdot (\mu_0 \cdot C_{ox}'').$$

Wird in Überschlagsrechnungen mit der GCA gerechnet, muß die Modellkonstante $BETA\phi$ aus EMOS bzw. DMOS verdoppelt werden!

2.6. Subthreshold-Strom (I_{WEAK})

Je kürzer MOS-Transistoren werden, desto größer wird, gleichbleibende Spannungen vorausgesetzt, die Wahrscheinlichkeit, daß Elektronen den Kanal bei Gatespannungen kleiner der Schwellenspannung durchtunneln. Der Drainstrom wächst etwa exponentiell mit einer Zehnerpotenz pro Zehntel Volt Gatespannung/Troutman/, /Verkuylen/, /Schüffny/, und im Bereich $1 V \leq U_{DS} \leq 5 V$ etwa quadratisch zur Drain-Source-Spannung /Troutman/. Es gilt:

$$I_{REST} = I_{WEAK} \cdot K \cdot \sqrt{\exp\left(\frac{U_{GS} - U_P}{N \cdot U_T}\right)} \cdot U_{DS}^2 \quad \left(U_T = \frac{k \cdot T}{q}\right) \quad (1-20)$$

K dient der Korrektur der Maßeinheiten ($K = 1 \cdot V^{-2}$).

Um die e-Funktion nicht ständig berechnen zu müssen, werden im Modell EMOS Bereichsgrenzen angegeben:

$$(U_{GS} - U_P) \leq -50 \cdot N \cdot U_T: \quad \exp\left(\frac{U_{GS} - U_P}{N \cdot U_T}\right) = 1.9287 \dots \cdot 10^{-22} \quad (1-21)$$

$$(U_{GS} - U_P) \geq \emptyset: \quad \exp\left(\frac{U_{GS} - U_P}{N \cdot U_T}\right) = 1 \quad (1-22)$$

III/15/4 1876 1877 1878 1879 1880 200.0 I/D.25657

59012 VV Freiberg Außenstelle Dresden Aq.307/75

III/15/4 1876 1877 1878 1879 1880 200,0 1,1 2565
 59012 VV Freiberg Außenstelle Dresden Ag 307/75

-3a-

Subthreshold - Verhalten

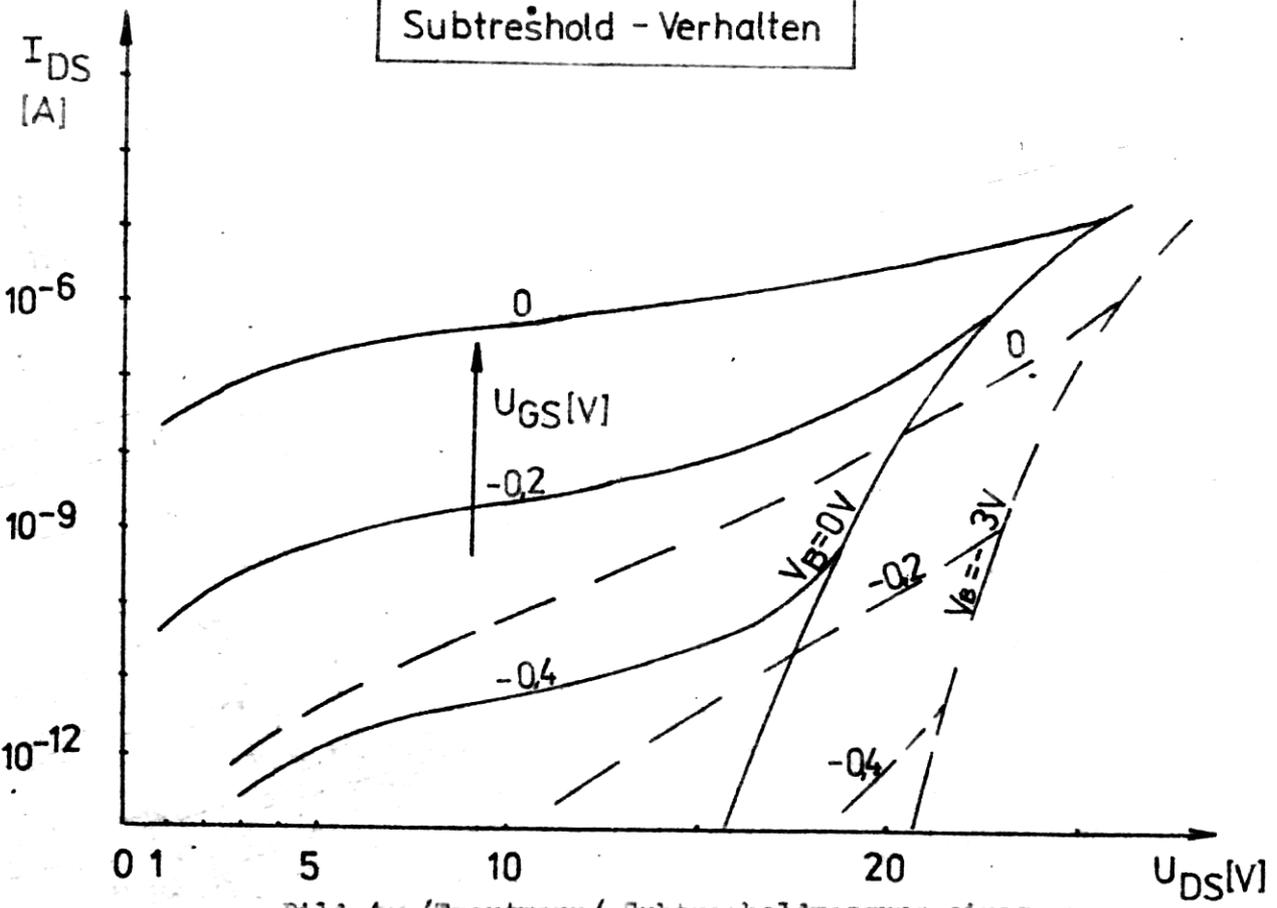


Bild 4: /Troutmann/ Subthresholdmessung eines Kurzkanaltransistors (Zerotransistor)

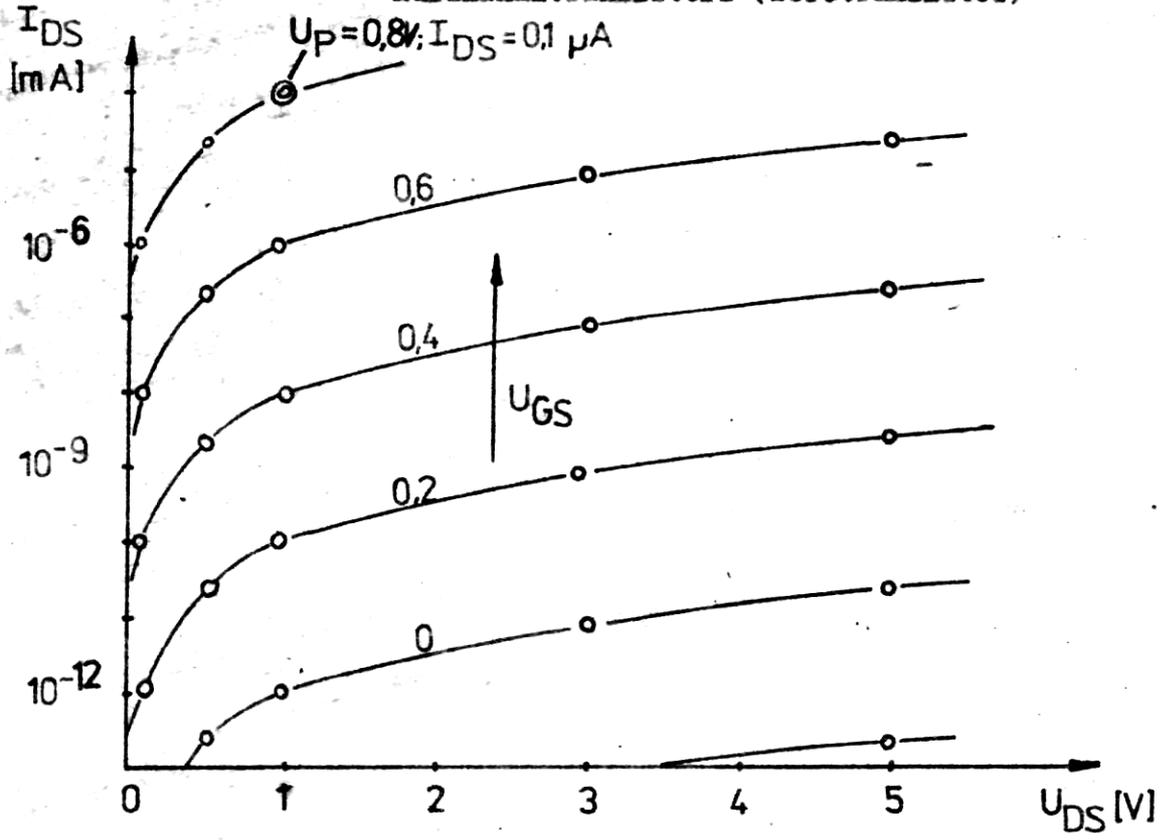


Bild 5: Subthreshold-Kennlinienfeld für $I_{WEAK} = 0,1 \mu A$, $N = 1,683$ (EMOS)

3. EMOS-Modellgleichungen:

Kurzkanalkorrekturen (DK2 ϕ , DK3, K4, DK5, DVBK, DBETA):

Alle Korrekturen beziehen sich auf den Transistor der Länge L = LEFF. Dazu wird der Term HILF eingeführt:

$$HILF = LEFF/L - 1 \quad (1-23)$$

Die Korrekturen werden nur gemacht, wenn die elektrisch wirksame Kanallänge von LEFF abweicht (Langkanal).

Dann gilt: $K2\phi = K2\phi + DK2\phi \cdot HILF \quad (1-24)$

$$K3 = K3 + DK3 \cdot HILF \quad (1-25)$$

$$K4 = K4 + DK4 \cdot HILF = K4 + K4 \cdot \left(\frac{LEFF}{L} - 1 \right) = K4 \frac{LEFF}{L} = K4(HILF + 1) \quad (1-26)$$

$$K5 = K5 + DK5 \cdot HILF \quad (1-27)$$

$$VBK = VBK + DVBK \cdot HILF \quad (1-28)$$

$$BETA = BETA + DBETA \cdot HILF \quad (1-29)$$

Schmalkanalkorrekturen (UP, K2 ϕ)

$$UP = UP\phi + (Z1 \cdot UP\phi + Y1)/B \quad (1-20)$$

$$K2\phi = K2\phi + Z1/B = K2\phi + HILB \quad (1-31)$$

$$K21 = K21 + Z1/B = K21 + HILB \quad (1-32)$$

Schwellspannung:

$$UET = UTB\phi = UP + K2\phi \left[(2VF - VBK)^{\frac{1}{2}} - (2VF)^{\frac{1}{2}} \right] \quad (1-33)$$

für VB \geq VBK

$$UET = UTB\phi + K21 \left[(2VF - VB)^{\frac{1}{2}} - (2VF - VBK)^{\frac{1}{2}} \right] \quad (1-34)$$

für VB < VBK

Verschiebung der Abschnürgrenze:

$$VSAT = K5 (VG - UET) \quad (1-35)$$

nachträgliche Stromkompensation:

$$K54 = K5 \cdot K4 \text{ (anstelle von } K4) \quad (1-36)$$

Beweglichkeitsreduktion:

$$K\phi = B/L \cdot \text{BETA} / (1 + K3 \cdot \text{VSAT}) \quad (1-37)$$

Subthreshold-Strom:

$$\text{IREST} = I_{\text{WEAK}} \cdot \text{TERM} \cdot \text{VD}^2 \cdot B/L \cdot \text{LEPF} \cdot 0,034 \quad (1-38)$$

$$\text{mit} \quad \text{TERM} = \begin{cases} 1.9287498 \text{ E-22} & \text{für } U_{\text{GS}} - U_{\text{P}} \leq -50 \cdot n \cdot U_{\text{T}} \end{cases} \quad (1-39)$$

$$1 \quad \text{für } U_{\text{GS}} - U_{\text{P}} \geq 0 \quad (1-40)$$

Kennliniengleichungen:

$$\text{IREST} \quad \text{für } \text{VSAT} < -K54 \cdot \text{VD} \quad (1-41)$$

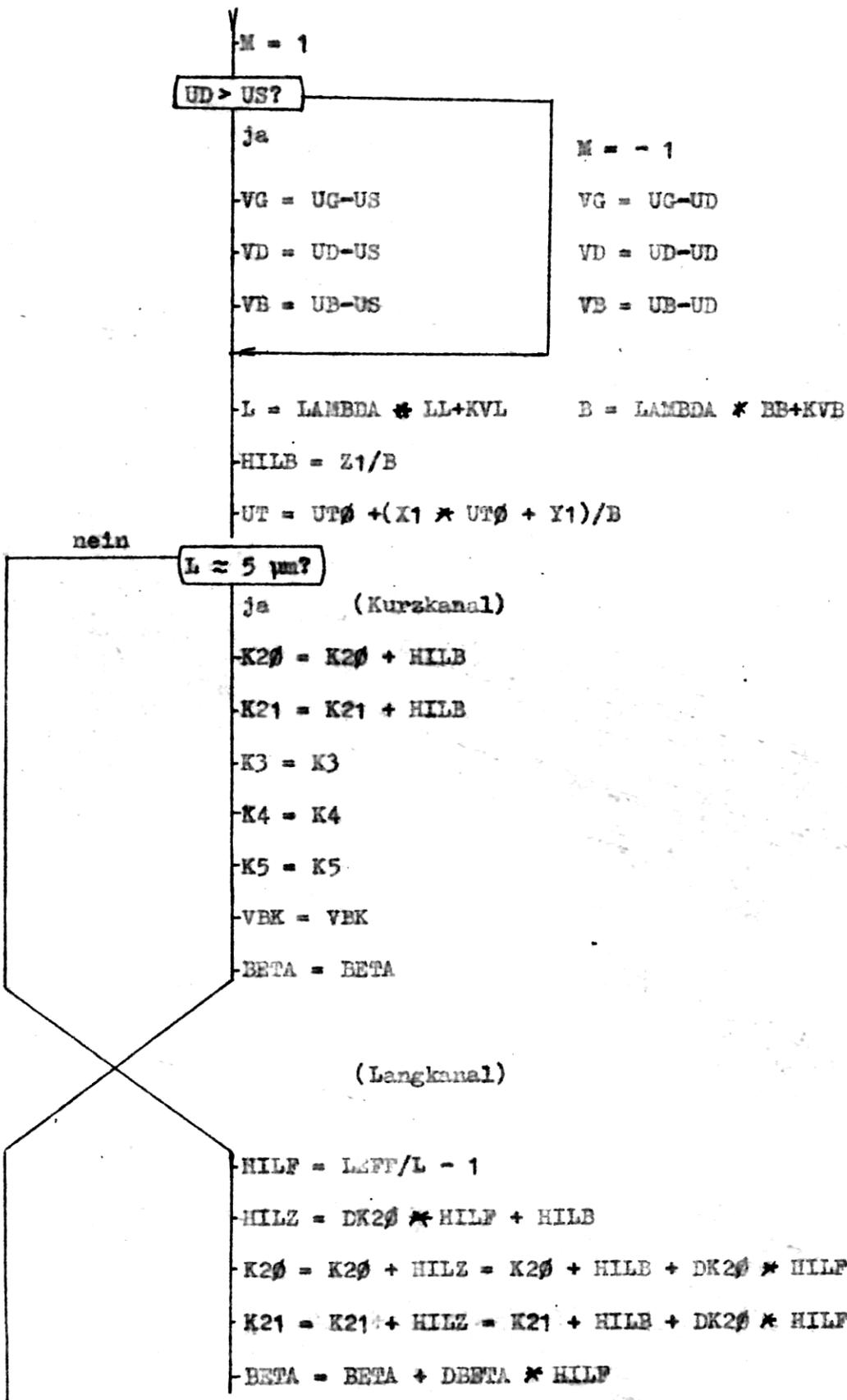
$$\text{IDS} = \begin{cases} K\phi \cdot \text{VD} \cdot \sqrt{2 \text{VSAT} (1 + K54) - \text{VD} (1 - K54^2)} + \text{IREST} \\ \text{für } \text{VSAT} \geq \text{VD} \end{cases} \quad (1-42)$$

$$\begin{cases} K\phi \cdot \sqrt{\text{VSAT} + K54 \cdot \text{VD}}^2 + \text{IREST} \\ \text{für } -K54 \cdot \text{VD} \leq \text{VSAT} \leq \text{VD} \end{cases} \quad (1-43)$$

III/15/4 1876 1877 1878 1879 1880 200,0 T/D 25657

EMOS-Algorithmus (FL1 - Stadynet)

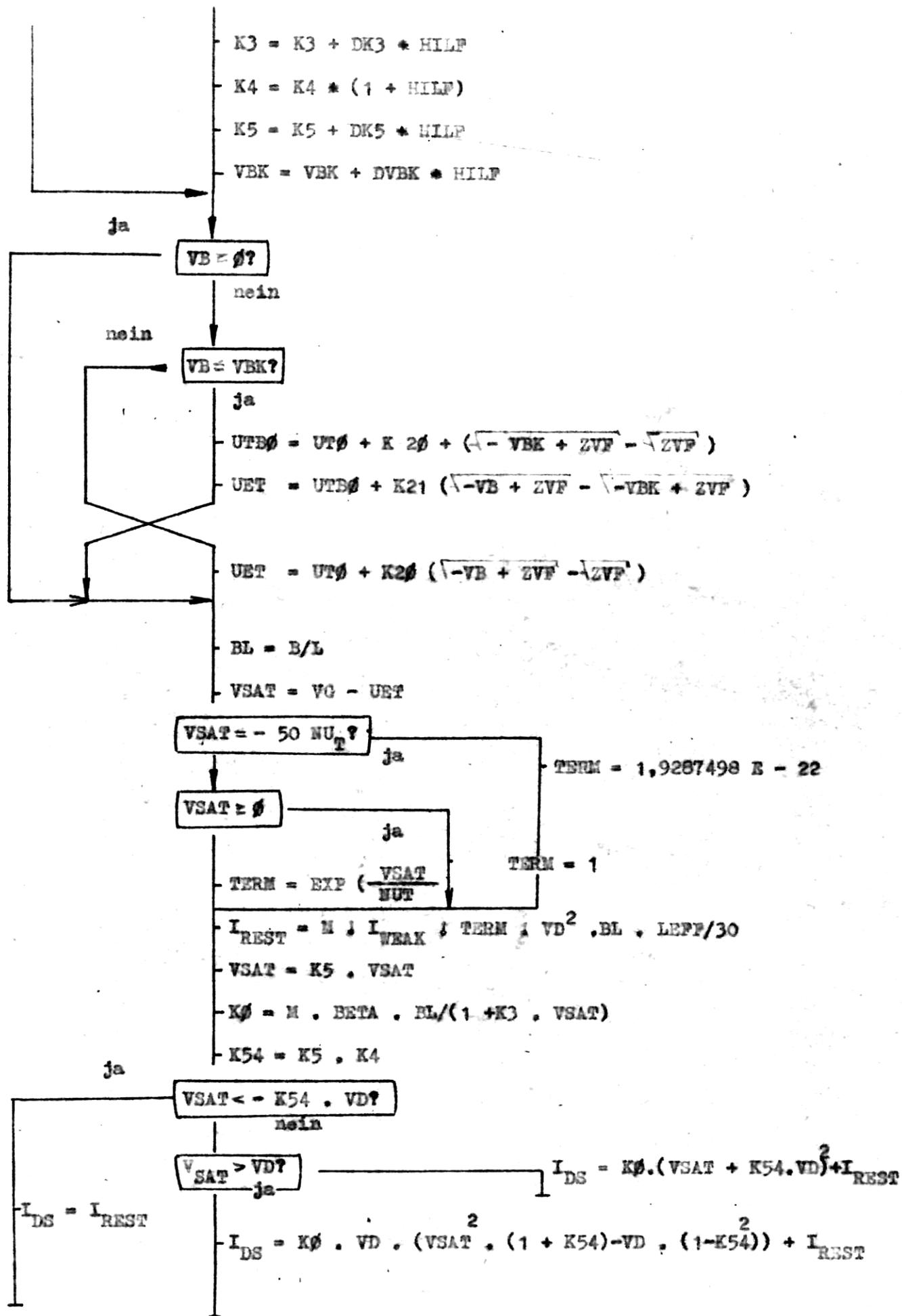
III/15/4 1876 1877 1878 1879 1880 200.0 T/D 25657



59012 VV Freiberg Außenstelle Dresden Ag 307/75

III/15/4 1876 1877 1878 1879 1880 200.0 T/D 25057

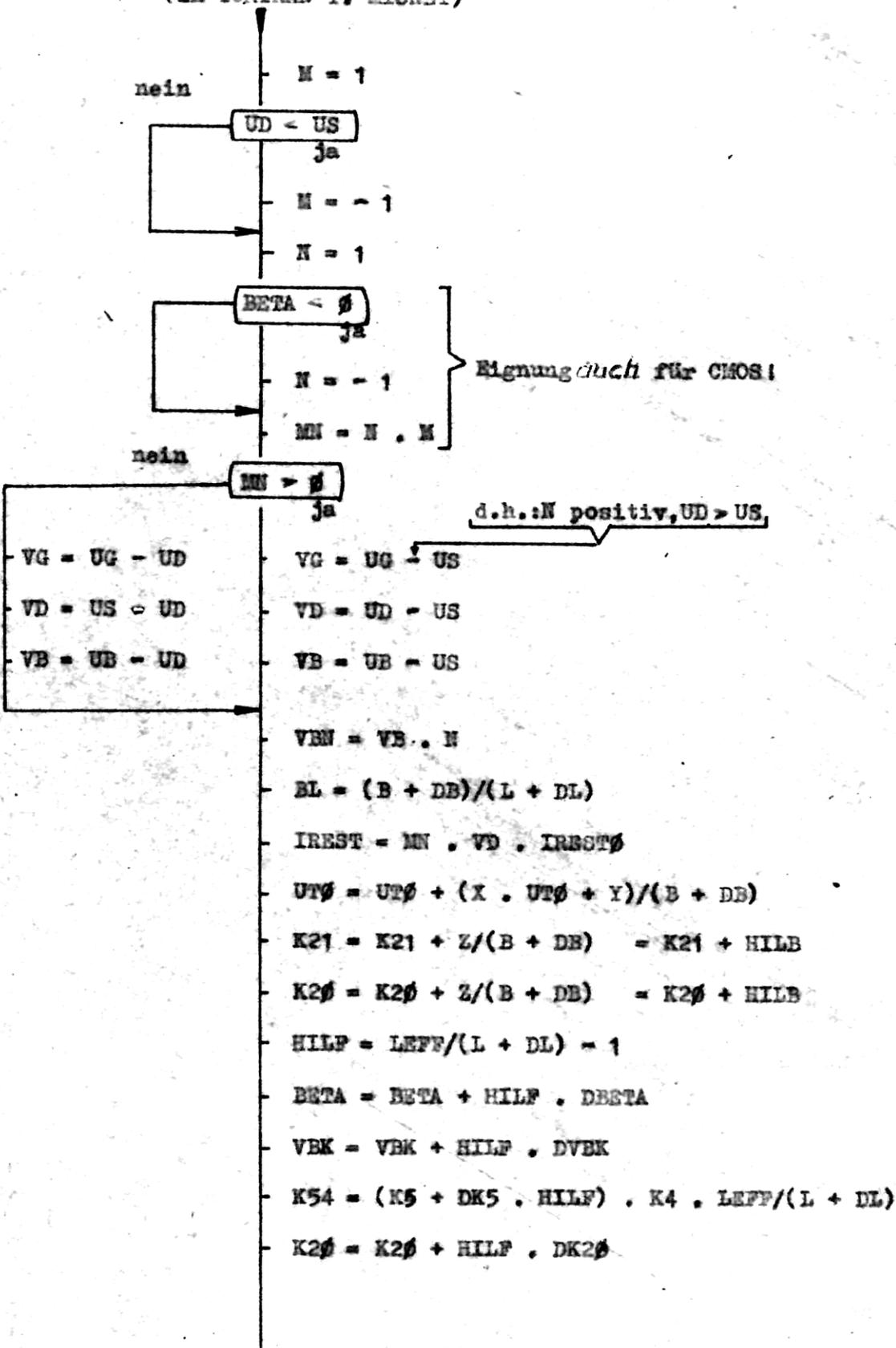
59012 VV Freiberg Außenstelle Dresden Ag 307/75



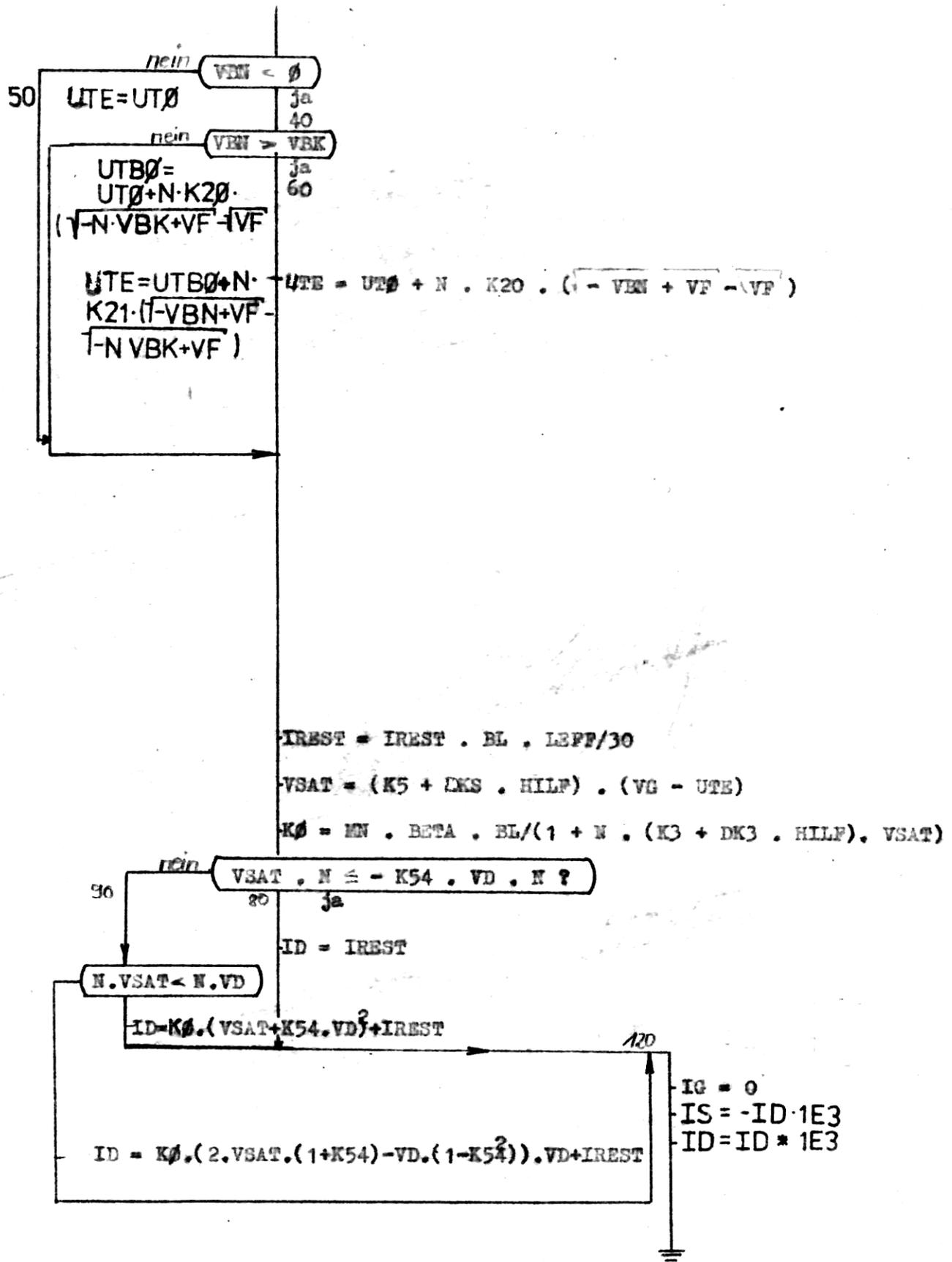
Algorithmus ET2 (EMOS ohne Subthreshold-Effekt,
Eingabe in μm) (FORTRAN)

(in FORTRAN f. MISNET)

III/15/4 1876 1877 1878 1879 1880 200.0 I/D 25657
50012 VV Freiberg Außenstelle Dresden Ag 307/75



III/15/4 1876 1877 1878 1879 1880 200,0 T/D 25657



59012 VV Freiberg Außenstelle Dresden A9 307/75

4. DMOS - Modell

Der Depletionstransistor weist im Kennlinienfeld eine Besonderheit auf: Er läßt sich nur mit Hilfe *negativer Gate- und* Bulkspannung sperren. Ursache dafür ist die bezogen auf die Eindringtiefe der Gateinfluenz große Diffusionstiefe der Depletionimplantation. Bei kleinen negativen Bulkspannungen erreicht die innere Gatespannung V_{SAT} für beliebig negative Gatespannungen einen Grenzwert:

$$V_{SAT} = U_{TT} - U_{DT} = \text{konst.} \quad \text{für } U_{GS} < U_{T1} \quad (2-1)$$

Für große Gatespannungen ($V_G > U_{T0}$) gilt:

$$V_{SAT} = U_{GS} - U_{DT} \quad (2-2)$$

Dazwischen liegt eine quadratische Anschlußfunktion, die linksseitig den Funktionswert $V_{SAT} = (U_{TT} - U_{DT})$ und die Ableitung $dV_{SAT}/dU_{GS} = 0$ liefert, und die rechtsseitig den Funktionswert $V_{SAT} = U_{T0} - U_{DT}$ und die Ableitung $dV_{SAT}/dU_{GS} = 1$ ($\hat{=} 45^\circ$) liefert:

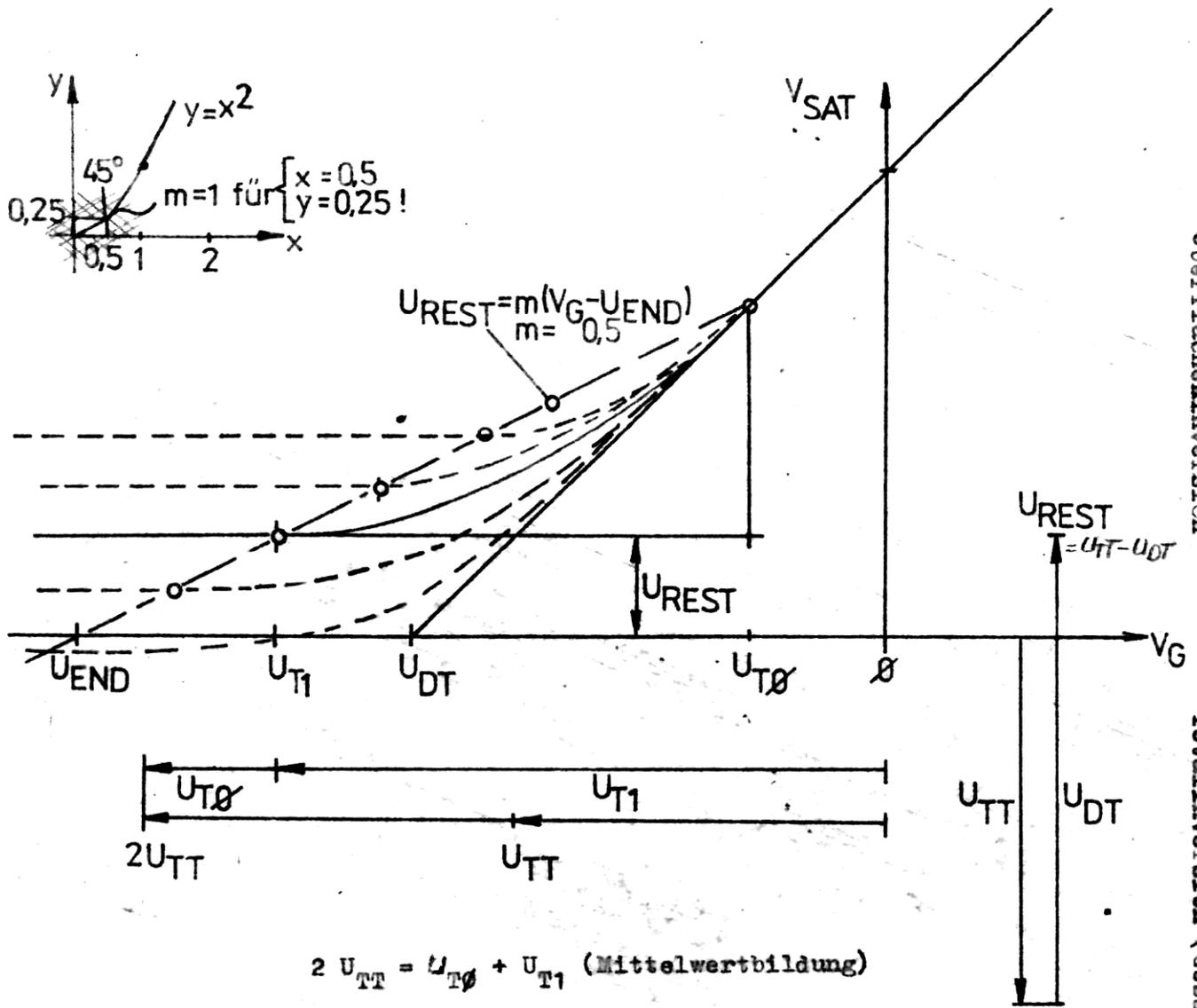
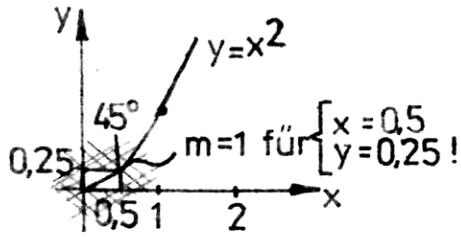
$$V_{SAT} = (U_{TT} - U_{DT}) + \frac{(U_{GS} - U_{T1})^2}{4(U_{T0} - U_{TT})} \quad (2-3)$$

$$= (U_{TT} - U_{DT}) + \frac{(U_{GS} - U_{T1})^2}{4(U_{T0} - \frac{1}{2}(U_{T0} + U_{T1}))} \quad (2-4)$$

$$= (U_{TT} - U_{DT}) + \frac{(U_{GS} - U_{T1})^2}{2(U_{T0} - U_{T1})} \quad (2-5)$$

III/15/4 1876 1877 1878 1879 1880 200,0 T/D 25657

59012 VW Freiberg Außenstelle Dresden Ag 307/75



volle
Oberflächenin-
version
(Oberfläche p-
leitend)

teilweise
Inversion

Anreicherung
(Kanal n-leitend)

Oberflächeninversion
Totalinversion (Gesamtkanal p-leitend)

Bild 6: Oberflächeninversionsmodell des Depletionstransistors nach /Posdziech/

III/15/4 1876 1877 1878 1879 1880 200.0 T/D 25-652
9012 VV Freiberg Außenstelle Dresden Ag 30/1/75

Herleitung:

 $V_{SAT} = f(U_{REST}, m, V_G, U_{T1}):$

Ansatz:

$$V_{SAT} = U_{REST} + m \cdot (V_G - U_{T1})^2 \quad (2-6)$$

$$\frac{dV_{SAT}}{dV_G} = 2m (V_G - U_{T1}) \stackrel{!}{=} 1 \rightsquigarrow m = \frac{1}{2(U_{T\phi} - U_{T1})} \quad (2-7)$$

$V_G = U_{T\phi}$ (Aufweitungsfaktor der quadr. Gleichung)

$U_{REST} = f(U_{T\phi}, U_{T1}, U_{DT}):$

Ansatz:

$$U_{REST} = \frac{1}{2} (V_G - U_{END}) \stackrel{!}{=} \frac{1}{2} (U_{T1} - U_{END}) = \frac{1}{2} (U_{T1} - 2U_{DT} + U_{T\phi}) \quad (2-8)$$

$V_G = U_{T1}$

$$U_{END} = 2(U_{DT} - U_{T\phi}) + U_{T\phi} = 2U_{DT} - U_{T\phi} \quad (2-9)$$

$$U_{T1} = 2U_{TT} - U_{T\phi}$$

$$V_{SAT} = \underbrace{\frac{1}{2}(U_{T1} - 2U_{DT} + U_{T\phi})}_{U_{REST}} + \frac{(V_G - U_{T1})^2}{2(U_{T\phi} - U_{T1})} \stackrel{!}{=} (U_{TT} - U_{DT}) + \frac{(V_G - U_{T1})^2}{4(U_{T\phi} - U_{TT})} \quad (2-10)$$

U_{REST}

59012 VV Freiberg Außenstelle Dresden An 307/75 III/15/4 1876 1877 1878 1879 1880 200.01/D 25657

DMOS- Modellgleichungen

Modellgleichungen:

$$HILF = LEFF/L - 1 \quad (2-11)$$

$$K11 = K11D + DK11 \cdot HILF \quad (2-12)$$

$$K2 = K2D + DK2D \cdot HILF + Z1/B \quad (2-13)$$

$$K3 = K3D + DK3D \cdot HILF \quad (2-14)$$

$$K4 = K4D \cdot (1 + HILF) = K4D + K4 \cdot HILF = K4 \frac{LEFF}{L} \quad (2-15)$$

$$K5 = K5D / (1 + (1 - K5) \cdot HILF) \quad (2-16)$$

$$BETA = BETAD + DBET \cdot HILF \quad (2-17)$$

$$UDT = UDT\emptyset + (K1 \cdot UDT\emptyset + Y1) / B + DU DT \cdot HILF + K2 / ((2VF - VB)^{1/2} - (2VF)^{1/2}) \quad (2-18)$$

$$UTT = UTT\emptyset + DU TT \cdot HILF - (K11D + DK11D \cdot HILF) \cdot ((2VF - VB)^{1/2} - (2VF)^{1/2}) \quad (2-19)$$

$$UT1 = 2UTT - UTT\emptyset \quad (2-20)$$

$$VSAT = K5 \cdot \begin{cases} UTT - UDT & \text{für } VG < UT1 \\ UTT - UDT + (VG - UT1)^2 / 4(UT\emptyset - UTT) & \text{für } UT1 \leq VG \leq UT\emptyset \\ VG - UDT & \text{für } UT1 \geq VG \end{cases} \quad (2-21)$$

$$VSAT = K5 \cdot \begin{cases} UTT - UDT + (VG - UT1)^2 / 4(UT\emptyset - UTT) & \text{für } UT1 \leq VG \leq UT\emptyset \\ VG - UDT & \text{für } UT1 \geq VG \end{cases} \quad (2-22)$$

$$VSAT = \emptyset \quad \text{für } UT\emptyset < VG \quad (2-23)$$

$$VSAT = \emptyset : IDS = 0$$

$$K54 = K4/K5 \quad (2-24)$$

$$K\emptyset = \frac{B}{L} \cdot BETA \cdot \frac{1}{1 + K3VSAT} \quad (2-25)$$

$$IDS = \begin{cases} \emptyset & \text{für } VSAT < \emptyset \\ K\emptyset \cdot VD \sqrt{2(1+K54)VSAT - VD} & \text{für } VSAT > VD \\ K\emptyset \cdot \sqrt{VSAT^2 + 2 \cdot K54 \cdot VSAT \cdot VD} & \text{für } \emptyset < VSAT \leq VD \end{cases} \quad (2-26)$$

$$IDS = \begin{cases} K\emptyset \cdot VD \sqrt{2(1+K54)VSAT - VD} & \text{für } VSAT > VD \\ K\emptyset \cdot \sqrt{VSAT^2 + 2 \cdot K54 \cdot VSAT \cdot VD} & \text{für } \emptyset < VSAT \leq VD \end{cases} \quad (2-27)$$

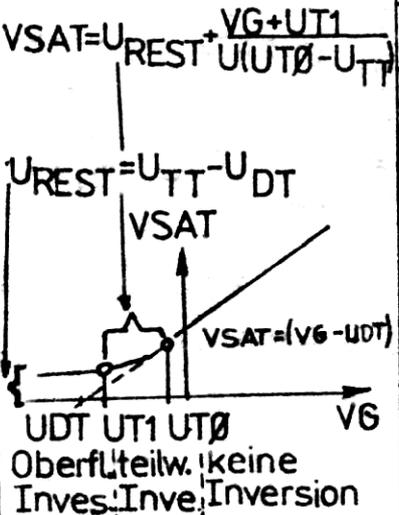
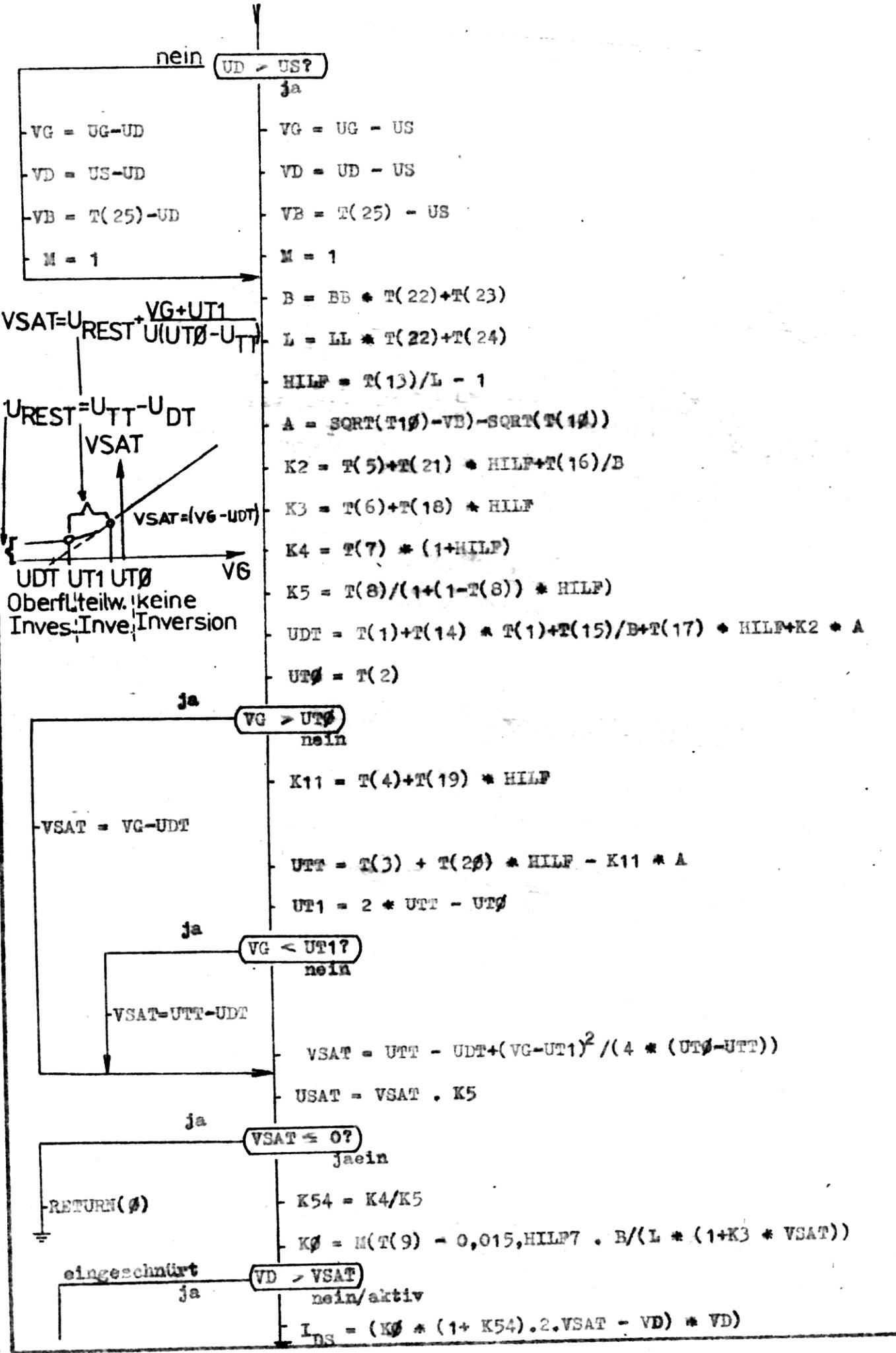
$$IDS = \begin{cases} K\emptyset \cdot \sqrt{VSAT^2 + 2 \cdot K54 \cdot VSAT \cdot VD} & \text{für } \emptyset < VSAT \leq VD \end{cases} \quad (2-28)$$

III/15/4 1876 1877 1878 1879 1880 200,0 T/D 25657

59012 VV Freiberg Außenstelle Dresden An 307/75

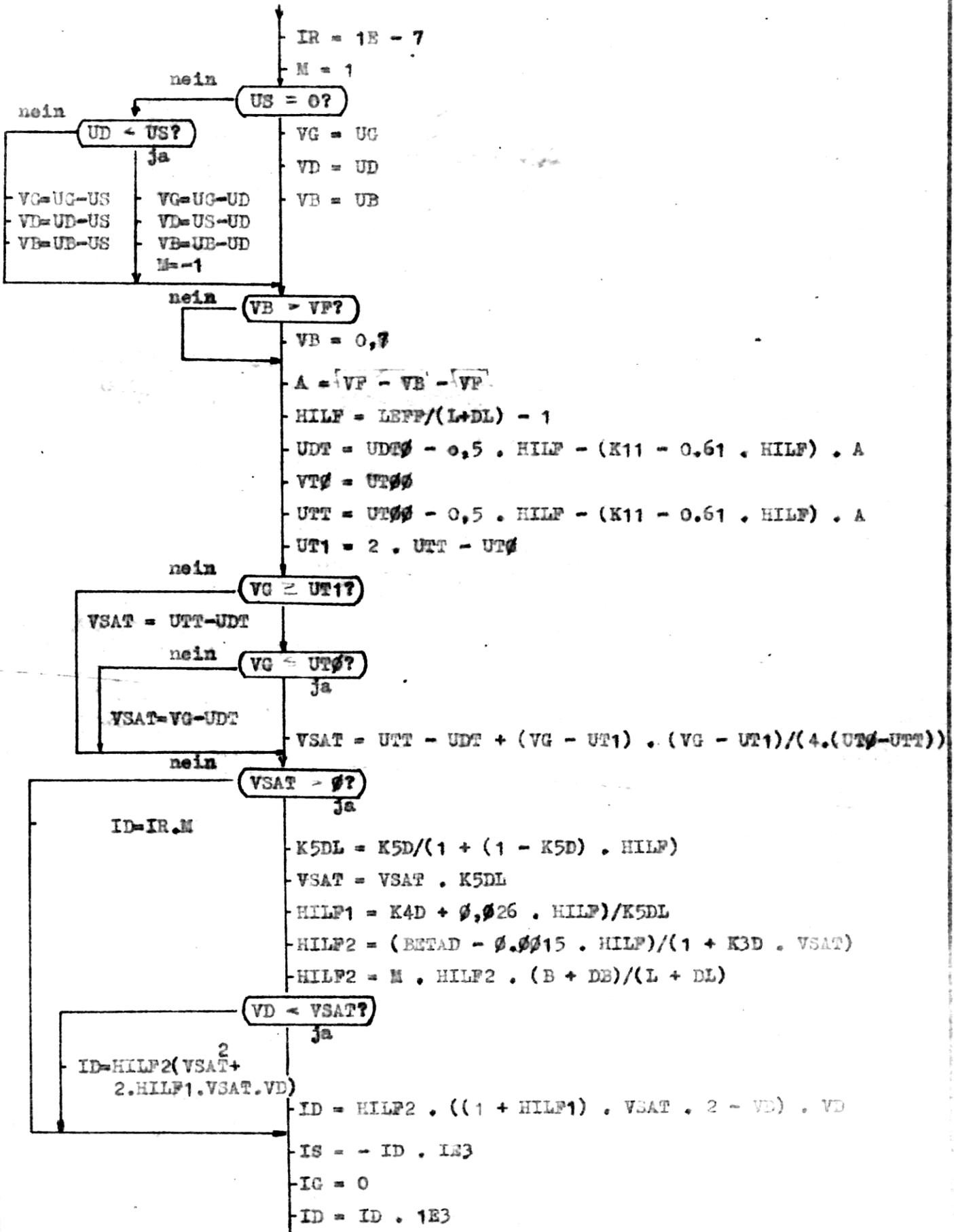
DMOS-Algorithmus

III/15/4 1876 1877 1878 1879 1980 200,0 T/D 256:7
 59012 VV Freiberg Außenstelle Dresden Aq 307/75



$$IDS = (K0 * (VSAT + 2K54 * VD) * VSAT)$$

Algorithmus DT2 (in FORTRAN für MISNET) -
 Vorgängerversion von DMOS
 (ohne Schmalkanaleffekt,
 Eingabe B, L in μm)



III/15/4 1876 1877 1878 1879 1880 200.0 T/D 25.657

59012 VV Freiberg Außenstelle Dresden Ag 307/75

5. Kapazitätsprozeduren CENH und CDEP

Die Prozeduren CENH und CDEP beschreiben die Kanalkapazitäten:

Gate-Bulk (MOD = 0)

Gate-Drain (MOD = 1)

Gate-Source (MOD = - 1)

prinzipiell in ähnlicher Weise. Durch die Verknüpfung $M \cdot MOD$ geben die Prozeduren auch bei Vertauschung der Polaritäten von Drain und Source das richtige elektrische Verhalten wieder.

So zeigt $M \cdot MOD = 1$, daß es sich um die Drain-Kapazität handelt, und $M \cdot MOD = - 1$, zeigt die Source-Kapazität an. Beide Prozeduren ermitteln die Gate-Source, -Drain, -Bulk-Kapazität in gleicher Weise. Die unterscheiden sich im Vorspann: sie ermitteln die wirksame Gate-Source-Spannung analog zum EMOS-bzw. DMOS-Modell.

5.1. Gate-Bulk-Kapazität (s. Bild 9):

Die Gate-Bulk-Kapazität kann nur dann in Erscheinung treten, wenn eine Anreicherungsladung (d.h. p-Kanal) existiert, d.h. wenn

$$V_{SAT} < 0 \text{ ist.}$$

Es wird eine stückweise Geradenapproximation vorgenommen, s. Bild. Unterhalb von $(U_{ET} - U_{FB})$ bzw. $(V_{SAT} - U_{FB})$ (UFB/Möschwitzer/ wird mit - 1.1 V angenommen) ist die Bulk-Kapazität voll wirksam (Kanalreicherung bei Enhancement-Transistor bzw. Kanal inversion bei Depletion-Transistor).

Für $V_{SAT} < U_{FB}$ gilt:

$$C_{BULK} = C_{ox}'' \cdot b \cdot (1 - 2XJ) \tag{3-1}$$

wobei XJ die Unterdiffusion des n^+ -Gebietes ist.

III/15/4 1876 1877 1878 1879 1880 200,0 T/D 25657

59012 VV Freiberg Außenstelle Dresden Ag 307/75

5.2. Gate-Drain-Kapazität (s. Bild 8)

Im Sperrbereich stellt CGD den Teil der Gate-Fläche dar, der über die Drain-seitige n^+ -Unterdiffusion ragt.

Es gilt:

$$CGD = C_{ox}'' \cdot b \cdot XJ \quad \text{für } V_{SAT} < V_F \quad (3-2)$$

Aus numerischen Gründen wurde V_F statt Null als Bereichsgrenze gewählt. Im Einschnütbereich gilt exakterweise

$$CGD = C_{ox}'' \cdot (XJ + \Delta l) \quad \text{für } V_{SAT} > V_D; \emptyset \quad (3-3)$$

Auf die Ermittlung von Δl wird in den Prozeduren verzichtet:

$$CGD \approx C_{ox}'' \cdot XJ \quad \text{für } V_{SAT} > V_D; \emptyset \quad (3-4)$$

Im aktiven Bereich steigt CGD mit der Gatespannung V_{SAT} an:

$$CGD = C_{ox}'' \cdot b \cdot \left(XJ + \frac{2}{3} \cdot l \cdot \left(1 - \left(\frac{V_{SAT}}{2V_{SAT} - V_D} \right)^2 \right) \right) \quad \text{für } V_{SAT} > V_D \quad (3-5)$$

5.3. Gate-Source-Kapazität (s. Bild 7)

Im Sperrbereich beschränkt sich CGS auf den Teil der Gate-Fläche, der durch die Source-seitige n^+ -Unterdiffusion gegeben ist:

$$CGS = C_{ox}'' \cdot b \cdot XJ \quad \text{für } V_{SAT} < \emptyset \quad (3-6)$$

Bis zum Erreichen von $V_{SAT} = V_F$ wird von $V_{SAT} = \emptyset$ beginnend aus numerischen Gründen eine Geradenapproximation vorgenommen:

$$CGS = C_{ox}'' \cdot b \cdot \left(\frac{2}{3V_F} \cdot l \cdot V_{SAT} + XJ \right) \quad (3-7)$$

$$\text{für } \emptyset \leq V_{SAT} \leq V_F$$

Für den Einschnürbereich $V_{SAT} < V_D$ reicht die Gate-Source-Kapazität bis Δl vor das Drain-seitige Kanalende, es gilt nach /Möschwitzer/

$$CGS = C_{ox}'' \cdot b \cdot \left(\frac{2}{3} \cdot l + XJ \right) \quad \text{für } V_F < V_{SAT} < V_D \quad (3-8)$$

Die spannungsabhängige Kanallängenverkürzung Δl bleibt unberücksichtigt, exakterweise müßte gelten:

$$C_{GS} = C_{ox}'' \cdot b \cdot (1 - \Delta l - \Delta J) \text{ für } 0 < V_{SAT} < V_D \quad (3-9)$$

Im aktiven Bereich verringert sich die Gate-Source-Kapazitätsfläche. Die T_{enn} linie zwischen Gate-Drain- bzw. Gate-Source-Kapazität als Äquipotentiallinie der halben Betriebsspannung zieht sich mehr zur Mitte des Kanals zurück. Nach /Möschwitzer/ gilt:

$$C_{GS} = C_{ox}'' \cdot b \cdot \left(\Delta J + \frac{2}{3} \cdot l \cdot \left(1 - \left(\frac{V_{SAT} - V_D}{2V_{SAT} - V_D} \right)^2 \right) \right) \quad (3-10)$$

für $V_{SAT} > V_D; \emptyset$

Mit den Prozeduren CENH; CDEP ist gesichert, daß alle Anschlußstellen der stückweisen Funktionswertapproximationen stetig bleiben; allerdings nur im Funktionswert, nicht in der Ableitung.

Für die numerische Abarbeitung der Prozeduren könnten einige Terme mehrfach genutzt werden, wie das in der ZPTM-Prozedur KT3 gezeigt wird. Aus Übersichtlichkeitsgründen wird darauf verzichtet. In der Reihenfolge wird getestet:

M . MoD = \emptyset ?

VD < VF ?

M . MoD > 0 ?

Bulk-Kapazität

VD = VF (numerische Ursache)

ja: Gate-Drain-Kapazität

nein: Gate-Source-Kapazität.

III/15/4 1876 1877 1878 1879 1880 200.01/D 20.65/

59012 VV Freiberg Außenstelle Dresden Ag 307/75

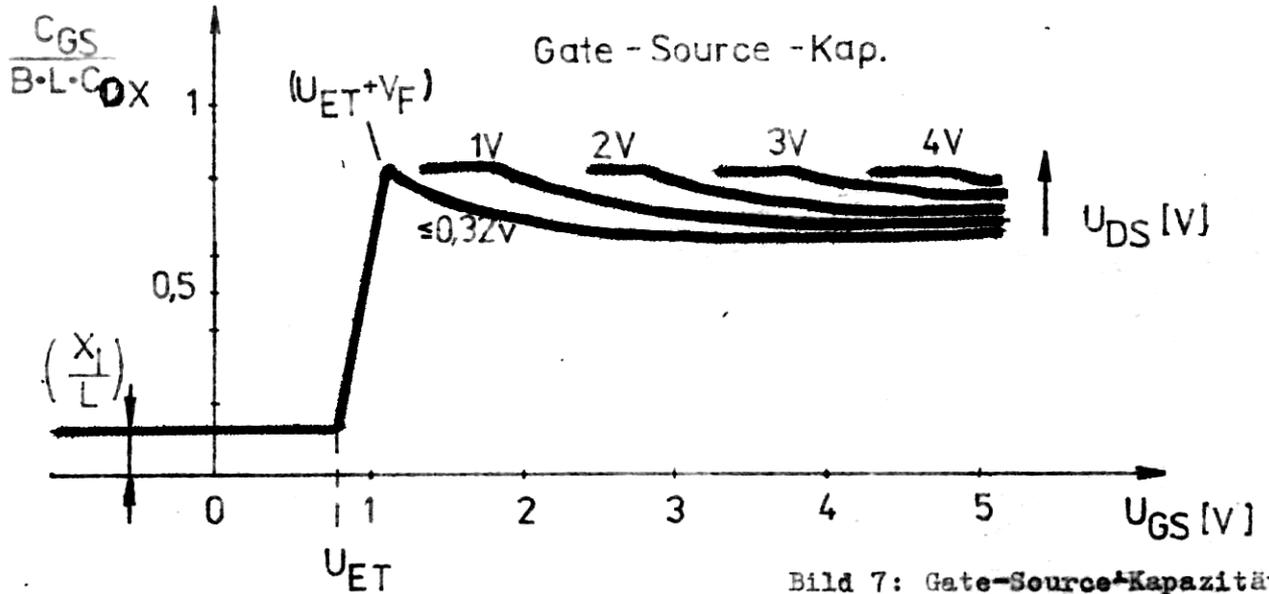


Bild 7: Gate-Source-Kapazitätsmodell CENH

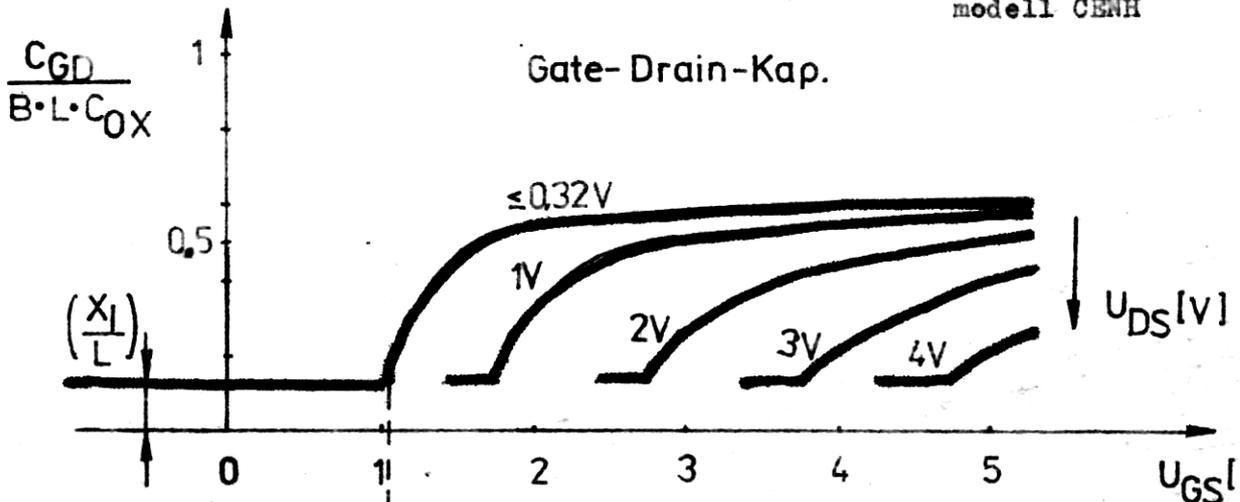


Bild 8: Gate-Drain-Kapazitätsmodell CENH

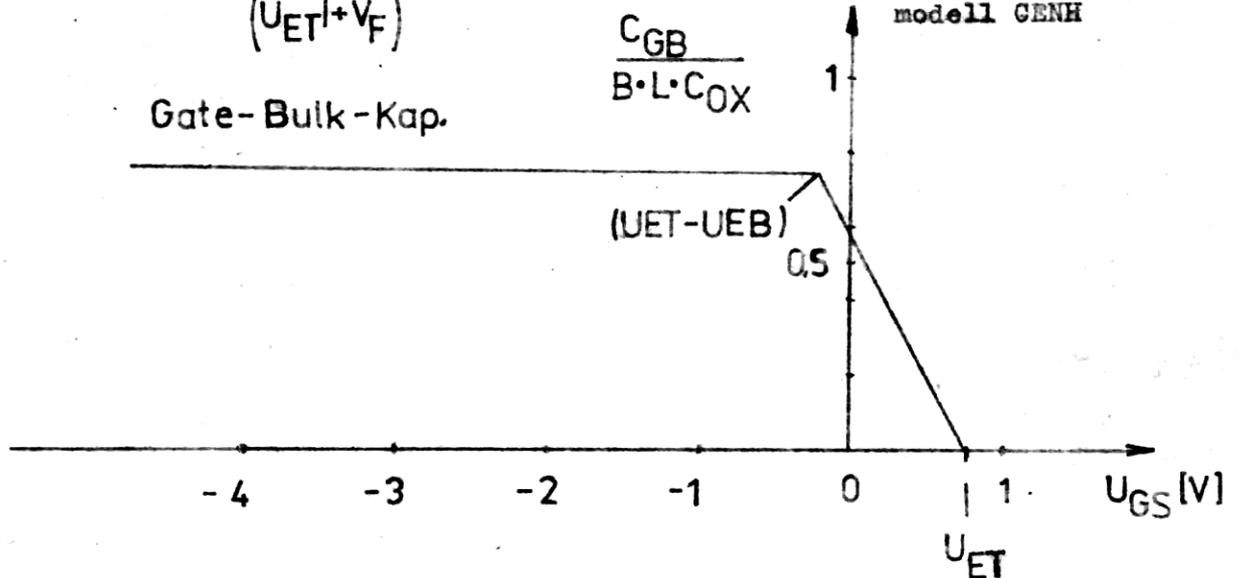


Bild 9: Gate-Bulk-Kapazitätsmodell CENH

$L = 3\mu m + 2 \cdot 0,4\mu m = 3,8\mu m$

└─┬─┘ Unterdiffusion

└─┘ Minimalkanal

Zusammenfassung CEMH/CDEP:

GATE - SOURCE - KAPAZITÄT C_{GS}

ANREICHERUNG

1) $V_{SAT} < 0$: $C_{GS} = (C_{ox} \cdot B \cdot X_J)$ (3-11)

ENTBLÖßUNG

2) $0 < V_{SAT} < V_F$: $C_{GS} = (C_{ox} \cdot B \cdot (2 \cdot L \cdot V_{SAT} / 3V_F + X_J))$ (3-12)

3) $V_D < V_F = V_D = V_F$ (3-13)

INVERSION; EINGESCHNÜRT

4) $V_F < V_{SAT} < V_D$: $C_{GS} = (C_{ox} \cdot B \cdot (X_J + \frac{2}{3} \cdot L))$ (3-14)

INVERSION; AKTIV

5) $V_{SAT} > V_D$: $C_{GS} = (C_{ox} \cdot B \cdot [X_J + \frac{2L}{3} \cdot (1 - (\frac{V_{SAT}-V_D}{2V_{SAT}-V_D})^2)])$ (3-15)

GATE - DRAIN - KAPAZITÄT C_{GD}

ANREICHERUNG

1) $V_{SAT} \leq 0$: $C_{GD} = (C_{ox} \cdot B \cdot X_J)$ (3-16)

2) $V_D < V_F$: $V_D = V_F$ (3-17)

INVERSION

~~ANREICHERUNG~~; EINGESCHNÜRT

3) $V_F < V_{SAT} < V_D$: $C_{GD} = (C_{ox} \cdot B \cdot X_J)$ (3-18)

INVERSION

~~ANREICHERUNG~~; AKTIV

4) $V_{SAT} > V_D$: $C_{GS} = (C_{ox} \cdot B \cdot [X_J + \frac{2L}{3} \cdot (1 - (\frac{V_{SAT}}{2V_{SAT}-V_D})^2)])$ (3-19)

GATE-BULK-KAPAZITÄT C_{GB}

1) $V_{SAT} \leq V_{FB} : C_{GB} = C_{OX} \cdot B \cdot (L - 2X_I)$

2) $V_{SAT} \geq \phi : C_{GB} = 0$

3) $V_{FB} < V_{SAT} < \phi : C_{GB} = C_{OX} \cdot B \cdot (L - 2X_I) \cdot \frac{V_{SAT}}{V_{FB}}$