

U840PC - EIN MODULAR ERWEITERBARER CMOS-MIKROCONTROLLER FÜR DIE BOOLESCHE BIT-VERARBEITUNG

Dipl.-Ing. Gerhard Fleischmann, Dipl.-Ing. Frank Krumbein,
Forschungszentrum Mikroelektronik, Erfurt

1 Zusammenfassung

Der CMOS-Mikrocontroller U840PC wurde für die BOOLEsche Bit-Verarbeitung in speicherprogrammierbaren Steuereinrichtungen der Nachrichtentechnik entwickelt. Das Bauelement ist durch weitere U840PC modular erweiterbar, wobei ein dezentral gesteuertes Mehrprozessorsystem mit paralleler Ein-Ausgabe an allen Ports entsteht, das logisch ein Einprozessorsystem darstellt. Der Controller wurde bisher in Funktionsmustern von zwei verschiedenen Erzeugnissen der Nachrichtentechnik eingesetzt.

2 Leistungsumfang und Anwendungsgebiet

In vermittlungs- und übertragungstechnischen Einrichtungen besteht ein Teil speicherprogrammierbarer Steuer- und Umsetzerfunktionen in der bitweisen BOOLEschen Verknüpfung von Ein-Ausgangsdaten und Zustandsinformationen sowie in der Realisierung von Zähl- und Zeitgliedern. Derartige periphere Funktionen entsprechen logisch dem Leistungsangebot speicherprogrammierbarer Steuerungen (SPS) der unteren Leistungsklasse. Handelsübliche SPS sind jedoch nicht in nachrichtentechnischen Systemen einsetzbar, da die Einhaltung konstruktiver Vorgaben und vorgegebener Modulschnittstellen mit spezifischen Interface-Schaltungen erforderlich ist.

Zur kostengünstigen Realisierung von Steuer- und Umsetzermodulen wurde der CMOS-Mikrocontroller U840PC als Full-Custom-IC entwickelt, dessen Architektur neben dem Zuschnitt auf die Bit-Verarbeitung folgenden Vorgaben von allgemeinem Interesse genügt:

- frei wählbare Anzahl von Ein-Ausgängen und Registern,
- Implementierung der sich bei SPS durchgesetzten zyklischen Arbeitsweise,
- einfache problembezogene Assemblerprogrammierung und Unterstützung bitorientierter Beschreibungsmittel und Dokumentationsformen, z.B. Automatengraph, BOOLEsche Gleichungen, Anweisungsliste, usw.
- Gewährleistung von Zykluszeiten (Reaktionszeiten) unter 50 μ s,
- Unterstützung bei der Verwaltung paralleler Prozesse,
- Kommunikation über eine systemunabhängige parallele Schnittstelle.

Auf Grund der Architekturmerkmale bieten sich zwei grundsätzliche Einsatzmöglichkeiten auf dem Gebiet der Steuerungstechnik an:

- als Bit- und Ein-Ausgabe-Prozessor zur Entlastung eines Standard-Prozessorsystems von peripheren BOOLEschen Ein-Ausgabe-Funktionen,
- als selbständig arbeitender Mikrocontroller.

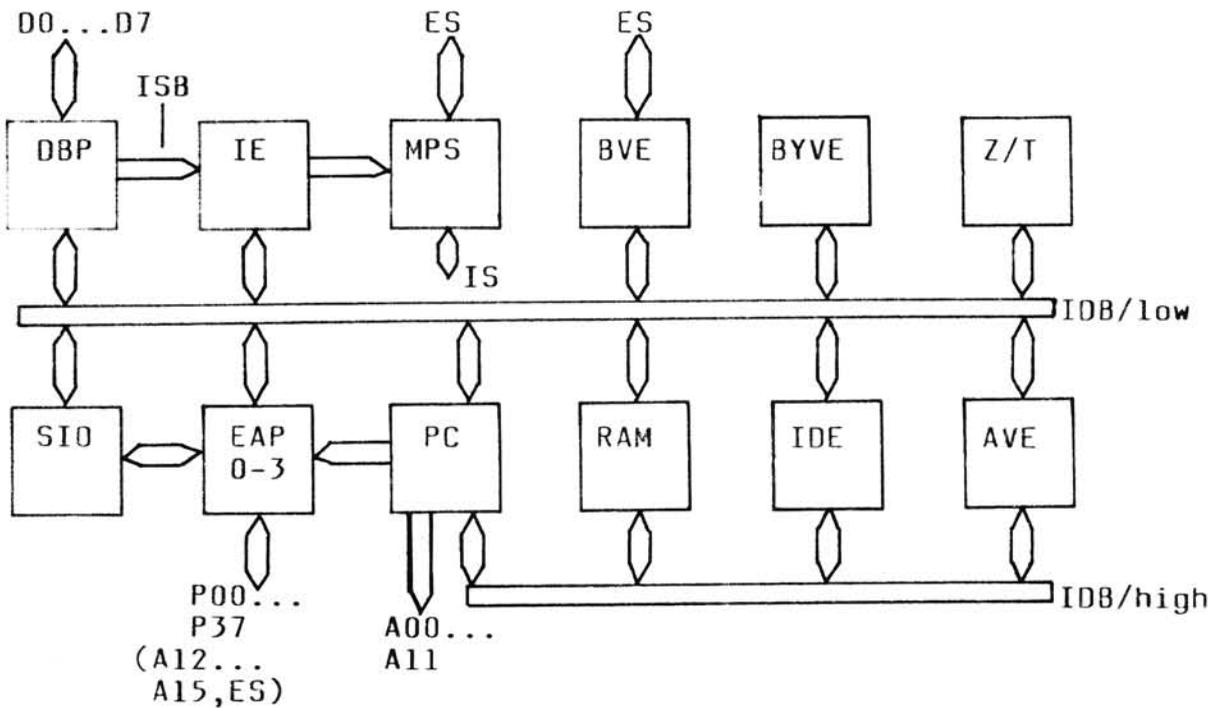
Die Entwicklungssoftware zum U840PC (Assembler und Simulator) ist unter dem Betriebssystem MS-DOS auf Personalcomputern lauffähig.

3 Architekturmerkmale

Der Mikrocontroller wird in einer 3.0 μm -CMOS-Technologie gefertigt, ist in einem PLCC64-Gehäuse untergebracht und benötigt eine Betriebsspannung von 5 V +/- 10%. Das Chip enthält 24000 Transistoren auf einer Fläche von 6.5 mm x 6.5 mm und wird durch einen intern ungeteilten 4.0 MHz-Einphasentakt getaktet.

Der U840PC arbeitet mit einem externen Programmspeicher (Standard-Bauelemente), besitzt 32 I/O-Portlines, 10 Steuersignal-Pins (Reset, Interrupt, Speicheransteuerung usw.) einen 8-Bit-Datenbus und einen 12-Bit-Adressbus, der über I/O-Portlines auf 14 bzw. 16 Bit erweiterbar ist. Bei einer Trennung von Programm- und Datenspeicher beträgt der maximale Adreßbereich für externe Speicher 2 x 64 kByte.

Bild 1 zeigt die interne Grundstruktur des Controllers /1/.



DBP: Datenbus-Puffer	IE: Instruktionseinheit
BVE: BOOLEsche Verarbeitungseinheit	BYVE: Byte-Verarbeitungseinheit
IDE: Incrementier-Decrementier-einheit	SIO: serielle Ein-Ausgabe-Einheit
AVE: Adressverwaltungseinheit	Z/T: Zähler /Timer
EAP: Ein-Ausgabe-Port	PC : Programmzähler
RAM: Schreib-Lese-Speicher	MPS: Mikroprogrammsteuerwerk
D0...D7: externer Datenbus	A00...A15: externer Adressbus
IDB: interner Datenbus	ISB: Instruktionsbus
ES : externe Signale	IS : interne Steuersignale

Bild 1 interne Grundstruktur des Controllers U840PC

Neben der Bit-Verarbeitung und der 8-Bit-Datenverarbeitung führt der U840PC eine 16-Bit-Adreß- und Pointerverwaltung durch, um das dreistufige Befehls-Pipeline realisieren zu können.

Zur Unterstützung von In-Circuit-Tests sind alle Pins des U840PC in den hochohmigen Zustand umschaltbar und besitzen interne pull-up- bzw. pull-down-Widerstände.

Über Port-Zweitfunktionen sind weitere Steuersignale, z.B. Bus-Request und Bus-Acknowledge, Handshake für ein Port, Error-Signale, SIO-Schnittstellensignale usw. initialisierbar. Die SIO arbeitet in einem 4-Bit- bzw. 8-Bit-Synchronmode.

Der Registersatz umfaßt 64 Register zu je 8 Bit. Es existiert nur ein Flag. Der Befehlssatz des U840PC ist bitorientiert, enthält 69 Befehle und 5 Adressierungsarten, besitzt eine Register-zu-Register-Struktur und unterteilt sich in 20 Befehle für die BOOLEsche Bit-Verarbeitung, 10 Incrementier-, Decrementier- und Vergleichsbefehle, 20 Befehle für die Pointerverwaltung, 10 Befehle für Programmverzweigungen, Unterprogrammtechnik und Task-Wechsel sowie 9 Steuerbefehle und Befehle für blockweisen Datentransfer. Die kürzeste Befehlsverarbeitung dauert 500 ns (z.B. Bit-Verarbeitung), die längste 3.75 µs (z.B. Task-Wechsel). Im bisherigen Einsatz ergab sich eine mittlere Befehlsausführungsdauer von 5.4 Taktperioden, d.h. ca. 1.4 µs pro Befehl bei 4.0 MHz.

Bild 2 zeigt das Chip des U840PC.

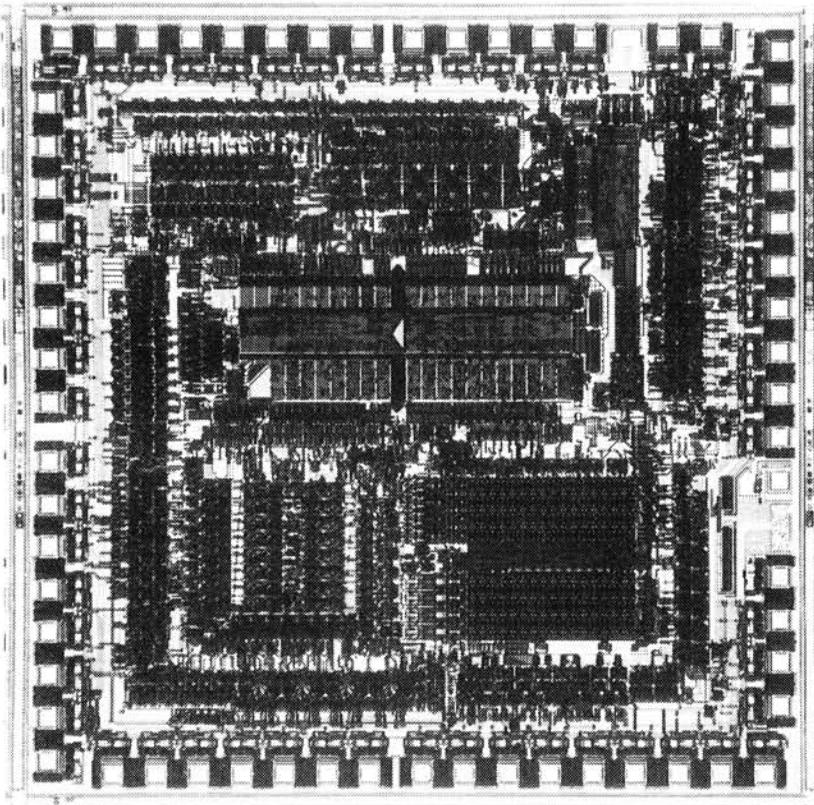


Bild 2 Chip des Mikrocontrollers U840PC

4 Arbeitsweise

Bezüglich des zu steuernden Prozesses realisiert der U840PC eine zyklische Arbeitsweise. Ein Verarbeitungszyklus umfaßt folgende Aktivitäten:

- gleichzeitige Übernahme der Eingangsdaten an allen Eingängen der E/A-Ports,
- Verarbeitung interner Daten,
- gleichzeitige Aktualisierung der Ausgangsdaten an allen Port-Ausgängen.

Während der Verarbeitung interner Daten ist der U840PC bezüglich des zu steuernden Prozesses vollständig in Ruhe, d.h. an den E/A-Ports erfolgt in dieser Phase keine Übernahme einer Eingangsbelegung und keine Änderung der Ausgangsbelegung.

Die Datenmanipulation vollzieht sich im Registersatz des U840PC (Register R0...R63). Beim Zugriff auf die E/A-Informationen wird über die Register R0...R3 der interne Abbildspeicher des Controllers adressiert, der sowohl die zu einem definierten Zeitpunkt übernommenen Eingangsdaten als auch die sukzessiv neu berechneten Ausgangsdaten der Ports als Master puffert, d.h. die E/A-Belegung der Ports intern abbildet. Es brauchen nur die Änderungen der Port-Ausgangsbelegungen programmiert werden.

Die E/A-Kommunikation, d.h. der Datentransfer zwischen den E/A-Ports 0...3 und den Registern R0...R3 findet nur bei einem Zyklus-Wechsel statt. Ein Zyklus-Wechsel wird durch die Abarbeitung eines "IO"-Befehls vollzogen. Der "IO"-Befehl ist ein Ein-Byte-Befehl ohne AdreBinformationen. Die E/A-Operation wird stets an allen Ports des U840PC gleichzeitig durchgeführt, wobei die Datenausgabe vor der Datenübernahme erfolgt.

Das grundsätzliche Aufnahmeprinzip externer Ereignisse an den Ports des Controllers ist somit die zyklische Abfrage (Polling). Bus-Request bzw. maskierbarer Interrupt stellen beim U840PC ein zusätzliches Aufnahmeprinzip für externe Ereignisse dar, besitzen eine höhere Priorität als das Polling und sind nur für besondere Situationen (z.B. Havarie) bzw. zur Kommunikation mit übergeordneten Systemen und Inbetriebnahme-Geräten vorgesehen.

5 Erweiterungsprinzip

Der Mikrocontroller ist modular erweiterbar, indem unter Ausnutzung des Prinzips der dezentralen Befehlsdekodierung und -verwaltung weitere U840PC als Erweiterungsprozessoren EPU (Extended Processing Unit) an den Datenbus und den Steuerbus angeschlossen werden (Bild 3). Das EPU-System besitzt folgende Eigenschaften:

- Es handelt sich physisch um ein Mehrprozessorsystem, logisch um ein Einprozessorsystem mit modular erweiterter Anzahl von Registern und E/A-Ports.
- Die Hardware ist einfach realisierbar. Es existiert keine übergeordnete zentrale Steuereinheit. In Abhängigkeit der Erweiterung sind gegebenenfalls nur Treiber notwendig.
- Alle Controller des EPU-Systems verarbeiten taktsynchronisiert gleichzeitig die Befehle, die der erste U840PC im Programmspeicher adressiert, wobei sich Details der Befehlsverarbeitung auf

den Chips in Abhängigkeit der Operandenadressierung und Controlleradressen unterscheiden. Die Controlleradressen werden während der Abarbeitung eines Initialisierungsbefehls generiert. Durch die dezentrale Befehlsdekodierung ergibt sich gegenüber einem zentral gesteuerten System (CPU-System mit passiven E/A-Bauelementen) eine Reduzierung von Datentransfers bei der Adreß- und Operandenverwaltung.

- Da für die E/A-Kommunikation an den Ports der Datenbus nicht benötigt wird und ein dezentrales Abbildspeicherkonzept vorhanden ist, wird das Prinzip der Gleichzeitigkeit der E/A-Operationen an den Ports, das im U840PC implementiert ist, auch innerhalb der erweiterten Anordnung eingehalten. Die Zeit für die Aktualisierung aller Prozeßausgangsdaten und die Übernahme der Prozeßeingangsdaten in den Abbildspeicher ist unabhängig von der Anzahl der im Gesamtsystem zu verwaltenden Ein-Ausgänge. Bei 4.0 MHz dauert die E/A-Kommunikation z.B. 1.5 μ s sowohl für alle 64 I/O-Portlines einer Anordnung mit 2 Controllern als auch für alle 256 I/O-Portlines einer Anordnung mit 3 Controllern usw. Dies ist besonders vorteilhaft für Anwendungsfälle, bei denen Wert auf die definiert gleichzeitige Ausgabe bzw. Erfassung und schnelle interne Verfügbarkeit einer erhöhten Anzahl von Prozeßdaten gelegt wird.
- Die praktischen Grenzen der modularen Erweiterbarkeit des Controllers liegen im Ermessen des Anwenders.
- Die Software ist unkompliziert und enthält keine Algorithmen zur Verwaltung und Synchronisation des EPU-Systems. Bei der modularen Erweiterung der speicherprogrammierbaren Steuerung wird man nur mit einem erweiterten internen Datenadreßraum (Registersatz) konfrontiert, der im Befehlssatz des U840PC berücksichtigt ist.
- Innerhalb des EPU-Systems erfolgt neben einem ständigen Syntaxcheck der BOOLEschen Befehle eine takt synchrone Kontrolle der aktuellen Ergebnis-Flag-Belegung eines U840PC durch den jeweils nachgeordneten Controller. Mit Hilfe von Fehlersignalen sind Fehlfunktionen im Gesamtsystem lokalisierbar.

6 Erprobungsergebnisse

Der U840PC wurde bisher in der Minimalkonfiguration bei einer Taktfrequenz von 2.0 MHz in zwei verschiedenen Erzeugnissen der Nachrichtentechnik eingesetzt. Die Zykluszeiten liegen bei dieser Frequenz in Abhängigkeit des zu bewältigenden Problemdurchsatzes im Bereich von 10.0 ... 950.0 μ s.

Die Funktion der modularen Erweiterung des Mikrocontrollers wurde im Laboraufbau eines Moduls einer Vermittlungsanlage nachgewiesen, wobei sechs parallele, voneinander abhängige Prozesse inhomogen auf ein EPU-System mit drei U840PC aufgeteilt und quasiparallel verwaltet werden und bei einer Taktfrequenz von 2.0 MHz Zykluszeiten von maximal 200.0 μ s einzuhalten sind.

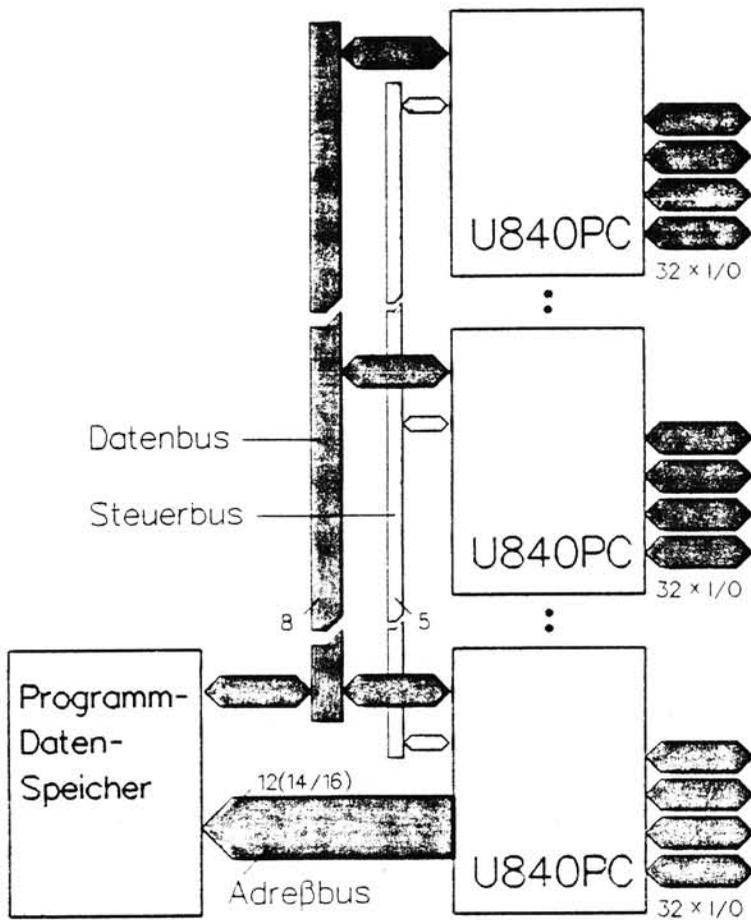


Bild 3 modulare Erweiterung des U840PC

7 Literatur

/1/ Forschungszentrum Mikroelektronik Erfurt: "Handbuch U840PC",
Februar 1990