

6. Untersuchung der Gatterdynamik invertierender CMOS-Gatter

Die im folgenden dargestellten Experimente zur Gatterdynamik entspringen dem Wunsch, Gatter-Verzögerungszeiten bei Logiksimulationen schnell und einfach ermitteln zu können. Leitgedanke ist der daß künftig ein herkömmlicher Logiksimulator benutzt werden kann (z.B. /S13/, /L12/), der den logisch aktiven Signalpfad vorbestimmt, und Flankenrichtungen sowie Ausbreitungsrichtung der Signale vorgibt; und der in den dynamischen Transferkennlinienfeldern betreffender Gatter die aktuelle Flankensteilheit sowie die aktuelle Verzögerungszeit bestimmt. Die Messungen der Flankensteilheiten f_a und f_e sowie der Verzögerungszeit τ des zu untersuchenden Gatters erfolgten unter Beachtung der im Kapitel 4 eingeführten Axiome (Abb. 6.0-1).

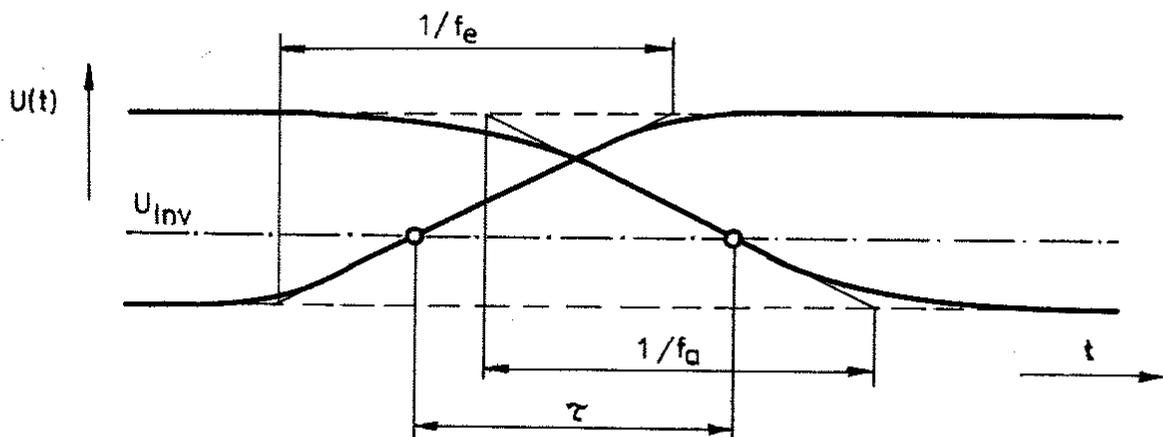


Abb. 6.0-1

Im Vergleich von ausgewählten CMOS-Grundgattern (Inverter, NOR, NAND) werden wesentliche dynamische Eigenschaften deutlich. Die Untersuchung ist dem Ziel gewidmet, eine Funktion der Abhängigkeit der Verzögerungszeit τ von der Flankensteilheit am Eingang f_e und vom Lastfaktor m

$$\tau = f(f_e, m) \quad (6.0.1)$$

sowie eine Funktion der Abhängigkeit der Ausgangsflankensteilheit f_a von der Eingangsflankensteilheit f_e und vom Lastfaktor m zu ermitteln

$$f_a = f(f_e, m) \quad (6.0.2)$$

In Abb. 6.0-2 ist symbolisch das zu bestimmende Gattermodell angegeben.

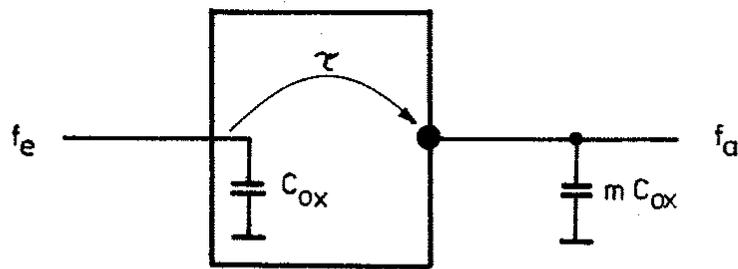


Abb.6.0-2

Dieses Gattermodell wird durch ein analytisch iterationsfrei lösbares Gleichungssystem charakterisiert. Die angegebenen Kennlinien können z.B. durch stückweise (z.B. Spline-) oder kontinuierliche (z.B. Lagrange- oder Newton-) Interpolationspolynome approximiert werden /B15/. Die Genauigkeit der Approximation kann verbessert werden, indem die Eingangskapazität

$$C_e = f(f_a / f_e) \quad (6.0.3)$$

als Funktion der Flankentransfercharakteristik nach Abschnitt 5. eingeführt wird. Damit ist zu Rechnungsbeginn die aktuelle Knotenkapazität jedes Knotens unbekannt, für jede den Knoten passieren Flanke ist ein Iterationszyklus auszuführen. Das Gattermodell hätte die in Abb. 6.0-3 dargestellte Form.

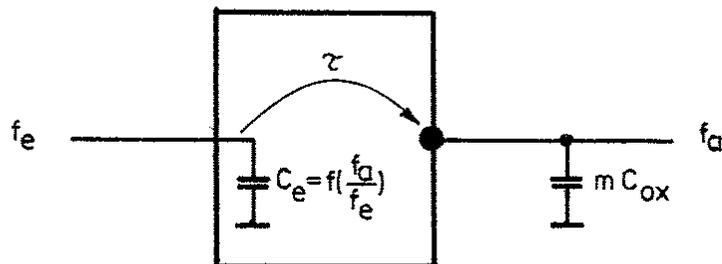


Abb.6.0-3

6.1. Derzeitiger Erkenntnisstand

Aus der Historie der Entwicklung der Fernsehübertragungstechnik sind Problemstellungen bekannt, die gewisse Analogien zu Verzögerungszeitproblemen des Schaltkreisentwurfs haben. So sind z.B. in /D13/ und /W12/ verschiedene Untersuchungen von Verzögerungs-

ketten mit den Mitteln der linearen Systemtheorie publiziert worden. In Kap. 7 werden die Grenzen der linearen Systemtheorie zur Approximation der Dynamik digitaler Gatter kurz umrissen.

Empirische Verzögerungszeitformeln werden in Gatearray- und Standardzellkonzepten genutzt. Zwischen Eingangsflankensteilheit und Verzögerungszeit sowie Lastfaktor werden lineare Beziehungen angenommen, s. /F2/, /L7/.

Ausgangspunkt der Zeitkonstanten-Approximation (/02/, /03/, /H8/) ist, daß jeder MOS-Transistor durch einen geschalteten, "effektiven" Source-Drain-Widerstand charakterisiert wird. Dieser Widerstand ist invers proportional zum Breiten- zu Längenverhältnis des Transistors. Die erreichbare Approximationsgüte ist aufgrund der Willkürlichkeit der Modellvorstellung ungewiß und fallabhängig. Relative Fehler von mehreren tausend Prozent sind im Bereich der Quasistatik nicht auszuschließen. Die Anwendungsquote von Timingsimulatoren dieses Typs leidet unter diesem Umstand. Indes ist diese Form der Gewinnung von Verzögerungszeiten noch genauer als die Praxis der Angabe von pauschalen, ohne Bezug zur Schaltung stehenden Verzögerungszeiten in derzeitigen Logiksimulation. Einziger Vorteil der Methode ist der, daß die Lösung der Differentialgleichung der ausschließlich vorkommenden RC-Glieder in analytischer Form bekannt ist. Der Ausgangsspannungsverlauf $U(t)$ besitzt stets den Charakter einer Sprungantwort eines RC-Gliedes, die im Exponenten stehende Zeitkonstante ergibt sich aus der Multiplikation von "effektiv" wirkenden Source-Drain-Widerstand R eines Transistors und Lastkapazität des Knotens C ,

$$U(t) = U_{DD} \begin{cases} \exp(-t/\tau) & \text{(fallende Flanke)} \\ 1 - \exp(-t/\tau) & \text{(steigende Flanke)}. \end{cases} \quad (6.1.1)$$

Timing-Simulatoren, die nach der Zeitkonstanten-Approximation arbeiten, werden in der Literatur auch als Schaltpegel-Simulatoren (switch-level-simulator) bezeichnet.

Andere Typen von Timing-Simulatoren z.B. /L13/, die auf vereinfachten Iterationsverfahren der Netzwerkanalyse aufbauen, liefern genauere Ergebnisse als die Zeitkonstanten-Abschätzung (z.B. /H1,

Ihre Weiterentwicklung jedoch scheitert am zu hohen Rechenzeitbedarf. Sie arbeiten, verglichen mit Logiksimulatoren, bei gleicher Problemgröße zumindest um den Faktor nötiger Iteration pro simulierte Flanke zu langsam, und sind deshalb für die dynamische Verifikation kompletter Schaltkreise des VLSI-Niveaus ungeeignet

6.2. Untersuchungsmethodik

Die Untersuchungen wurden anhand eines auf die Betriebsspannung $U_{DD} = 5V$ symmetrierten CMOS-Inverters (SYNEG) und anhand typischer CMOS-Standardzell-Gatter, des Inverters NEG1 und des Gatters NA6 (6-fach NAND) mit dem Netzwerkanalyseprogramm NIFAN /N3/ vorgenommen. Sämtliche Simulationsergebnisse wurden aus Plottbildern ermittelt, da es darum ging, eine brauchbare Methodik aus der Fülle denkbarer, aber unbrauchbarer Möglichkeiten herauszulösen. Die Genauigkeit der Simulationen litt unter diesem Umstand.

Die Untersuchungen wurden so durchgeführt, daß jeweils zehn Gatter identischen Typs, davon jeweils fünf Paare mit entgegengesetzten Vorzeichen der Flankensteilheit, mit fünf um den Faktor 10 gestaffelten Beträgen der Flankensteilheit beaufschlagt wurden. Somit ergab jeweils eine Simulationsreihe Ergebnisse im Bereich des Faktors der Flankensteilheit von $\pm 1 \dots 100 \sqrt{10}$.

Im logarithmischen Maßstab sind dies die äquidistanten Stützstellen (1, 3.162, 10, 31.62, 100, 316.2).

Als Bezugspotential wurde ausschließlich das der Quasistatik der Gatter U_{Inv} benutzt. Dazu wurde in jeder Simulation ein elftes Gatter identischen Typs statisch rückgekoppelt. Dieses Gatter liefert das in die Prozedur EDGE aller anderen 10 Gatter eingehende Bezugspotential U_{Inv} (Inverterschwellspannung). Für Gatter hoher Leerlaufverstärkung v_0 zeigte sich, daß bis zu drei aufeinanderfolgende Simulationen (entspricht 15 Stützstellen) nötig waren, um den gesamten Arbeitsbereich des Gatters für einen Wert des Lastfaktors zu durchfahren. Da Wert darauf gelegt wurde, Unterschiede zwischen unter Wirkung des Millereffekts stehenden Gattern (kleine Lastkapazitäten) und frei von Millerwirkung bleibenden Gattern (hohe Lastkapazität) festzustellen, ist zu ermes-sen, daß der manuelle Arbeitsaufwand für die Untersuchung eines

Gattertyps bei variabler Lastkapazität beträchtlich ist. Die Untersuchungen waren vorwiegend orientierenden Charakters. Für eine zielgerichtete produktionsreife Untersuchung z.B. aller Gatter eines Schaltkreises scheidet der vorgestellte, manuelle Experimentierweg aus. Der Einfluß der Lastkapazität wurde, mit einer Normierung auf die eigene Eingangskapazität des Gatters, als Lastfaktor m in den Schritten von

$$m = 0, 1, 3.16, 10, 31.6, 100, 316, 1000 \quad (6.2.1)$$

simuliert. Der Lastfaktor m ergab sich aus dem Verhältnis von Lastkapazität C_L zu Oxidkapazität C_{Ox} des Gattereinganges, $m = C_L / C_{Ox}$.

In Anlage 4 sind die Steuerdaten für einen unter den genannten Aspekten durchgeführte Simulationskomplex (10 Meßpunkte) aufgeführt.

Von jeder Simulation wurde die normierte Flankensteilheit f_a am Ausgang und die Verzögerungszeit τ beim Durchgang von Eingangsspannung und Ausgangsspannung durch das Bezugspotential U_{Inv} als Funktion der normierten Eingangsflankensteilheit f_e und des Lastfaktors registriert:

$\tau = f(f_e, m)$	(6.2.2)
$f_a = f(f_e, m)$	(6.2.3)

6.3. Simulationsbeispiel

Abbildung 6.3-1 zeigt den zur Simulation benutzten Schaltungsaufbau.

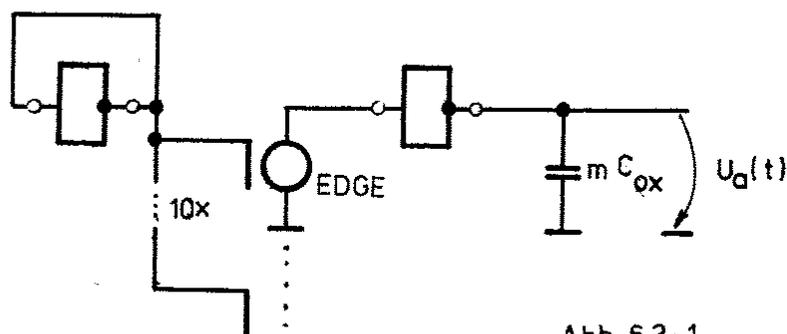


Abb. 6.3-1

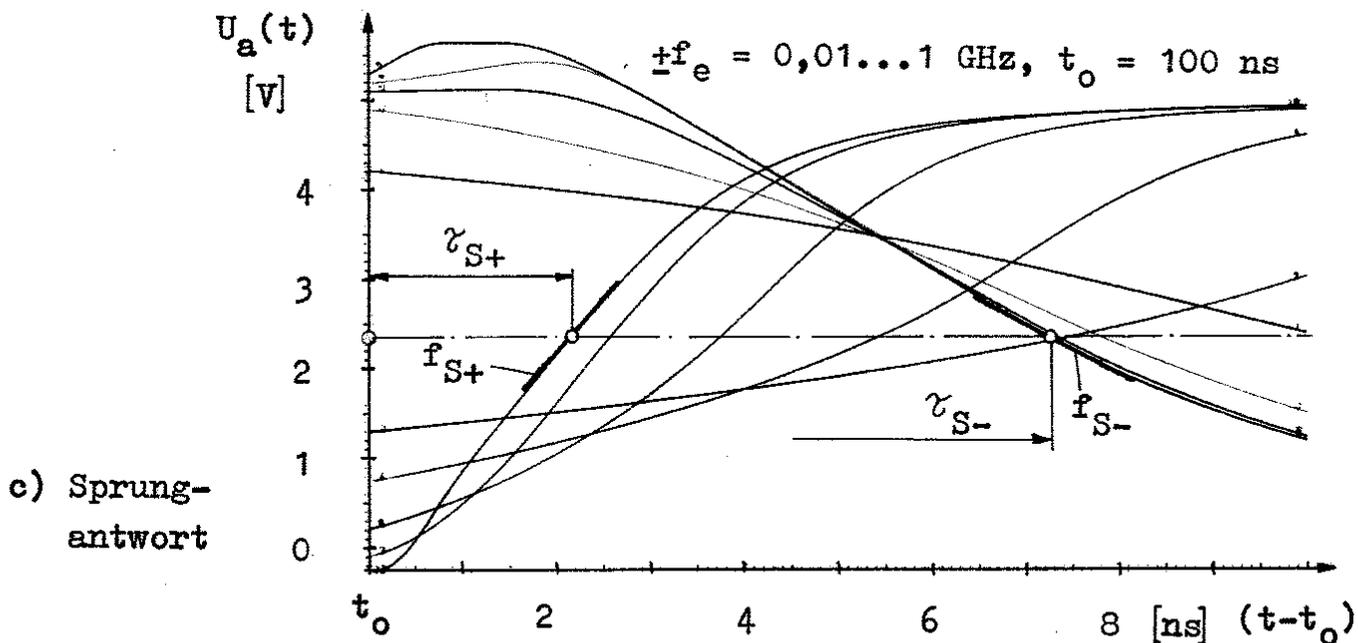
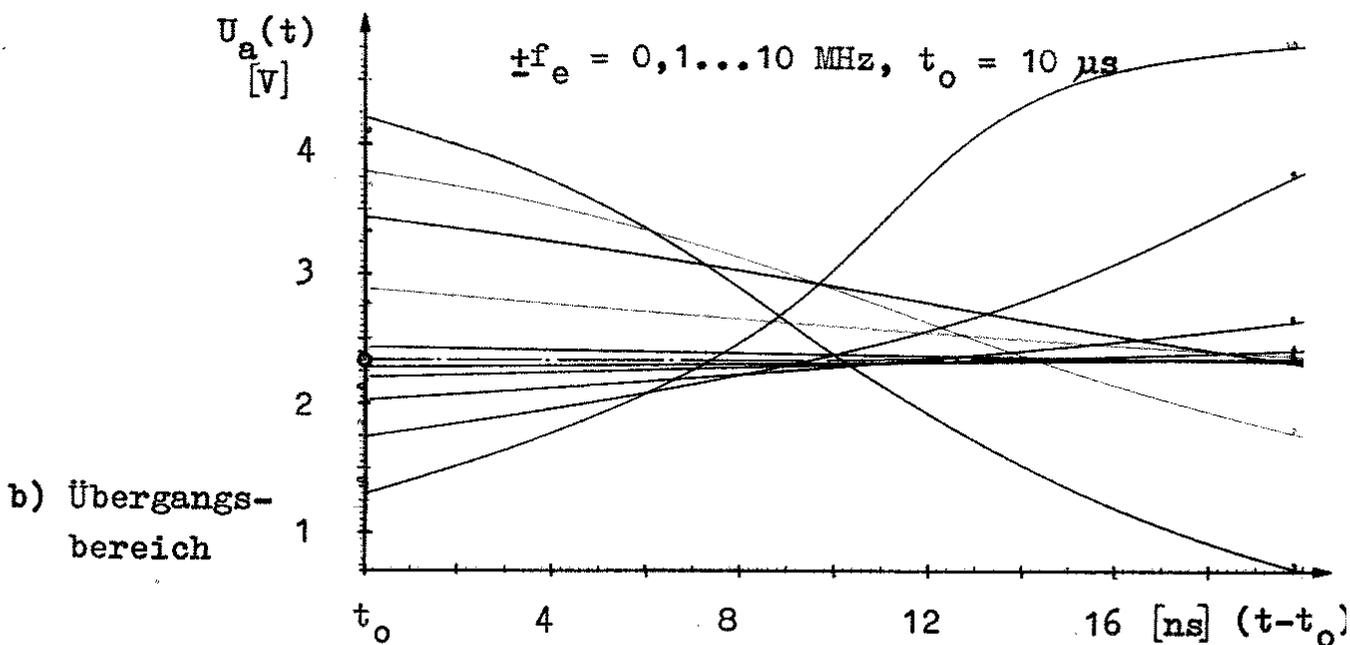
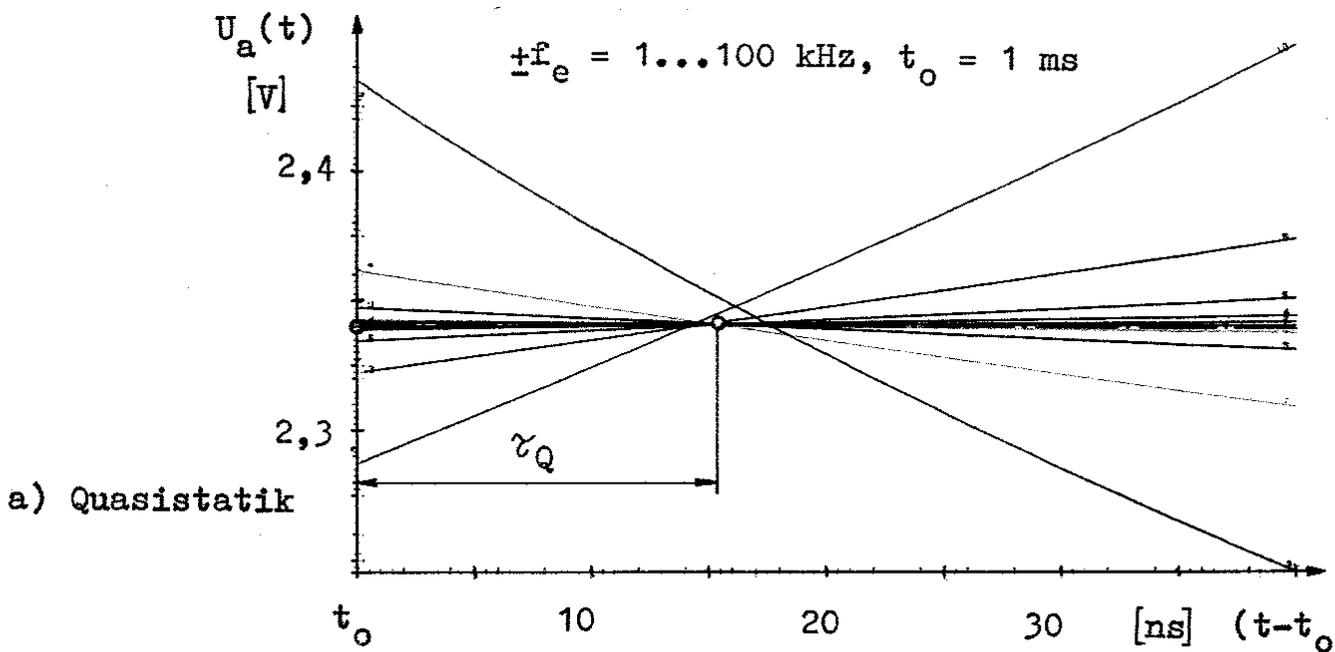


Abb.6.3-2: Gesamtsimulation aller Arbeitsbereiche des Gatters NA6.
 Daten: $U_{Inv} = 2,3409 \text{ V}$, $m = 0$, $U_{DD} = U_{Hub} = 5 \text{ V}$.

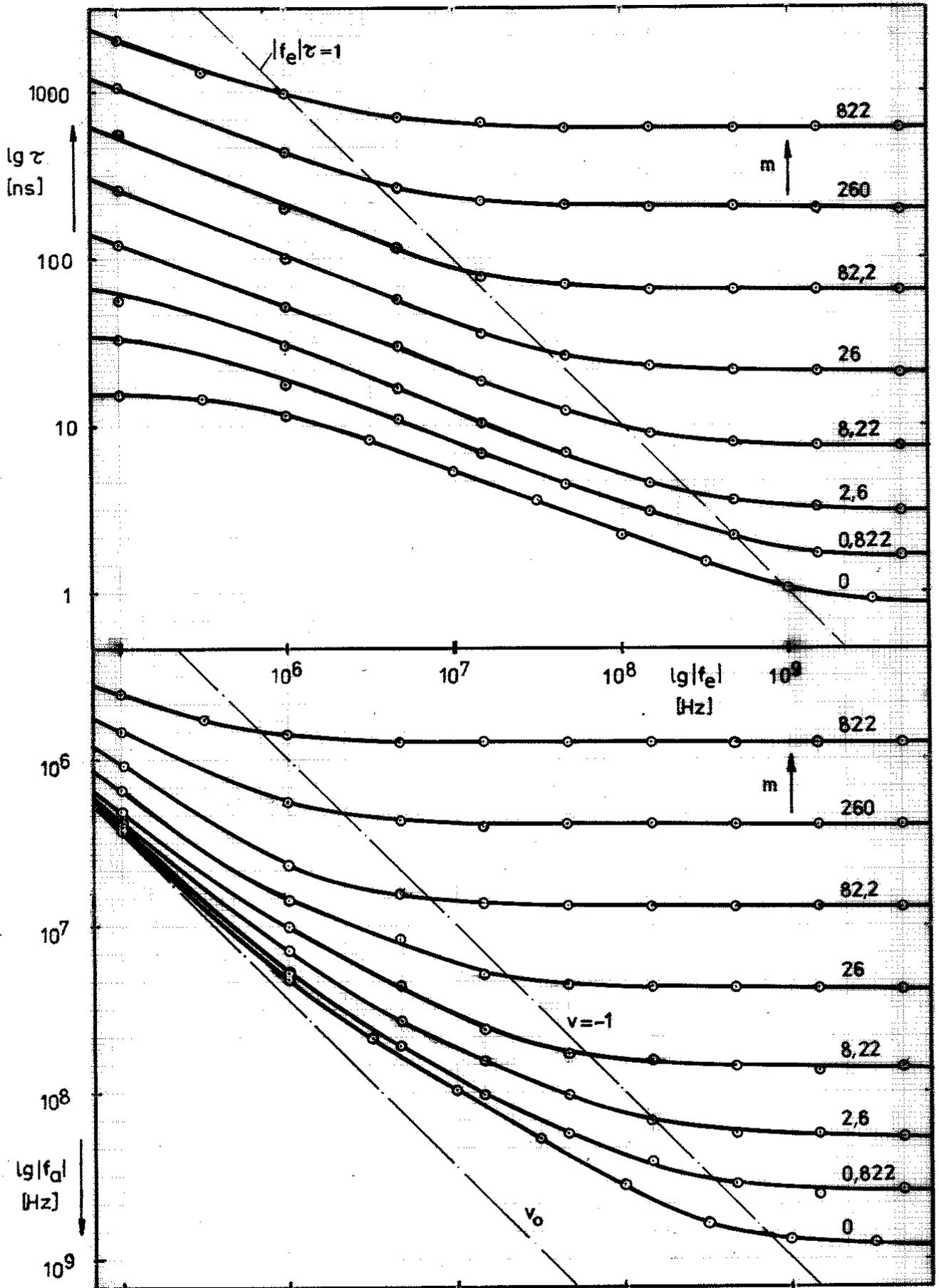


Abb.6.4-1: Dynamisches Transferkennlinienfeld der fallenden Ausgangsflanke. Gatter SYNEG. $U_{Inv}=2,50V$; $I_{No}=0,854mA$; $v_o=-27,7$; $r_{Inv}=69k\Omega$; $B_N/B_P=0,33$; $U_{Hub}=U_{DD}=5V$; $C_{ox}=0,2714pF$.

In Abb. 6.3-2 ist ein typisches Ergebnis einer Simulation angegeben. Es wurden zehn identische Gatter mit identischer Belastung mit unterschiedlichen Flankensteilheiten der Eingangsspannung simuliert. Die Ausgangsflanken der Gatter wurden im Bild (Abb. 6.3-2) festgehalten. Jeweils fünf Gatter wurden mit positiver, die anderen fünf mit negativer Eingangsflankenrichtung betrieben. Der linke Bildrand wurde auf die Zeit $t = t_0$ festgelegt. Es ist zu erkennen, daß die identischen Gatter auf unterschiedliche Flankensteilheiten der Eingangsspannung sehr verschieden reagieren.

Die Inverterschwelle wurde als gestrichelte Linie eingezeichnet. Die Simulationen wurden am 6-fach NAND-Gatter NA6 einer CSGT2-Standardzelltechnologie durchgeführt.

Sehr gut sind die scheinbar jeglicher Gesetzmäßigkeit entsagenden Flankenformen zu erkennen. Die Bilder geben lückenlos den gesamten Arbeitsbereich des Gatters NA6 von der Quasistatik Abb. 6.3-2, bis zur Sprungantwort, c) an. Das erste und das fünfte Kurvenpaar aus Abb. b) stimmt mit dem letzten aus a) bzw. mit dem ersten aus c) überein.

6.4. Dynamisches Transferkennlinienfeld

Mit der Einführung der aus dem Abbruch der Taylorentwicklung nach dem zweiten Glied entstammenden Charakteristiken der Flankensteilheit f und der Verzögerungszeit τ stehen Werkzeuge zur Verfügung, die die Dynamik digitaler Gatter zu vermessen. Korrelieren Flankensteilheit und Verzögerungszeit des Gatters in den Grenzbereichen Quasistatik und Sprungantwort in gezeigter Weise, so gelang es bislang noch nicht, geeignete analytische Beziehungen in beliebigen Betriebsbereichen zu finden. Zur Darstellung des gesamten Betriebsbereiches des Gatters wurde ein Medium gesucht, die Informationen Verzögerungszeit τ und Flankensteilheit f_a am Ausgang des Gatters in Abhängigkeit von der Eingangsflankensteilheit f_e und von der aktuellen kapazitiven Belastung des Gatters, ausgedrückt im Lastfaktor m , anschaulich abzubilden. Die gesuchte Abbildung wird als "dynamisches Transferkennlinienfeld" des Gatters bezeichnet (Abb. 6.4-1). Entlang der Abszisse wird logarithmisch der Betrag der Eingangsflankensteilheit $\log |f_e|$ aufgetragen. Auf

der positiven Ordinate wird logarithmisch die Verzögerungszeit des Gatters τ aufgetragen. Um anzudeuten, daß die Ausgangsflankensteilheit des Gatters f_a stets negativ zur Eingangsflankensteilheit f_e ist, wird der Logarithmus des Betrages der Ausgangsflankensteilheit $\log |f_a|$ in negativer Abszissenrichtung angetragen.

Die Darstellung kennzeichnet die Klasse aller Inverter des Kanalbreitenverhältnisses $B_P/B_N \approx 3$ ($U_{Inv} = 2,50V$) der gewählten CSGT2 Technologie bei beliebiger Lastkapazität. Aus Übersichtlichkeitsgründen wurde in Abb. 6.4-1 auf die Darstellung der anderen Flankenrichtung, $f_a = f(-f_e)$, verzichtet. Sie weicht aufgrund der gewählten, symmetrischen Invertertyps SYNEG (s. Anlage 1) nur unwesentlich von der Darstellung der Flankenrichtung $-f_a = f(f_e)$ ab.

6.5. Normiertes DTKF

Die Darstellung des DTKF in Abb. 6.4-1 macht deutlich, daß der Lastfaktor m des Gatters eine Verschiebung der Einzelkennlinien entlang der eingezeichneten Achsen $|f_e|\tau = \text{const.}$ und $|f_a| = |f_e|$ bewirkt. Zur Untersuchung, wie stark die jeweiligen Einzelkennlinien voneinander abweichen, werden die Achsen normiert.

Die Abszisse wird dazu auf die Flankensteilheit $\lg |f_e/f_{Sx}|$ umgerechnet; f_{Sx} kennzeichnet die Flankensteilheit der Sprungantwort in Abhängigkeit von der Flankenrichtung unter dem aktuellen Lastfaktor.

Die Ordinate ist geteilt. Im oberen Teil wird die auf die Eingangsflankendauer $1/f_e$ normierte Verzögerungszeit $\lg |\tau f_e|$ eingetragen, im unteren Teil wird die logarithmische Spannungsverstärkung $\lg |f_a/f_e|$ dargestellt.

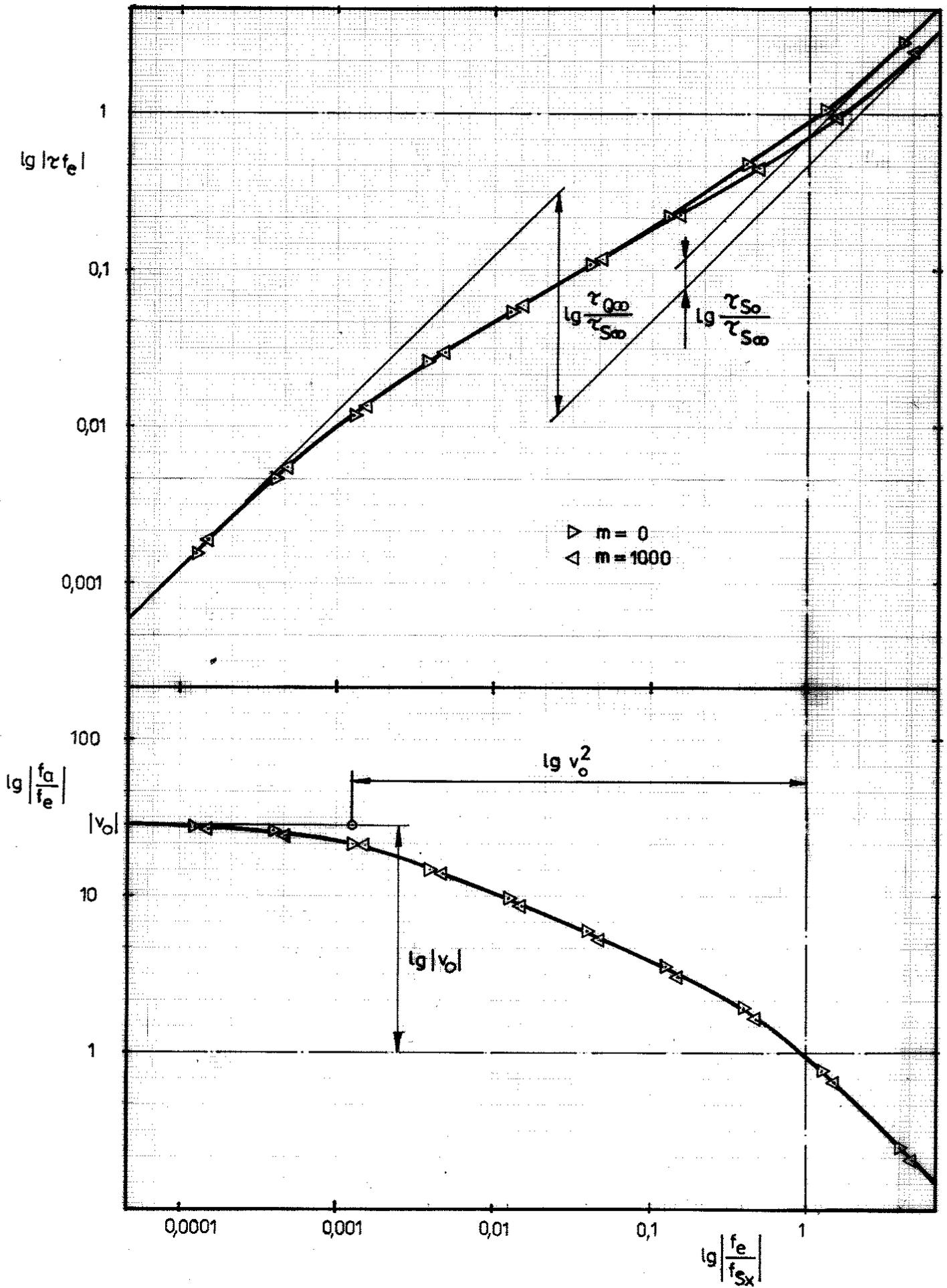


Abb.6.5-1: Normiertes DTKF der fallenden Ausgangsflanke.
Gatter SYNEG.

Es zeigt sich, daß die normierte Flankentransfercharakteristik $f_a/f_e = f(f_e)$ unabhängig vom Lastfaktor bleibt! Hingegen zeigt die Verzögerungszeitcharakteristik $\tau = f(f_e)$ an, daß zwischen unterschiedlich stark belasteten Gattern Unterschiede bestehen. Diese Unterschiede sind mit der unterschiedlichen Wirkung des Miller-effekts zu interpretieren. In Abschnitt 5.4.5. war die Millerwirkung der inneren Koppelkapazitäten zwischen Eingang und Ausgang des Gatters untersucht worden. Bei kleiner, externer Belastung kommt die Millerkapazität des Gatters stärker zur Wirkung ($m = 0$) bei hinreichend großer externer Last ($m = 1000$) wird sie unwirksam. Die Millerzeitkonstante τ_m aus Abb. 5.4.5-1 geht für große Ausgangsbelastungen gegen Null.

Die Darstellung nach Abb. 6.5-1 zeigt erstmalig, daß ein digitaler Gatter für einen Gattertyp gleicher Transistorbreitenverhältnisse B_N/B_P eine bis auf die Millerabweichung der Verzögerungszeit der Sprungantwort lastunabhängige Übertragungscharakteristik besitzt. Welche Bedeutung besitzt diese Aussage?

1. Die normierte DTKF-Darstellung (NDTKF) zeigt die Möglichkeit an, die Dynamik digitaler Gatter in geschlossener Form zu modellieren.
2. Mit der Modellierung des NDTKF ergibt sich die Möglichkeit, iterationsfrei die Dynamik großer Schaltkreise zu bestimmen, indem von jedem Gattertyp einmalig vor Rechnungsbeginn die NDTKF mittels Netzwerksimulation bestimmt wird, und in der dynamischen Logiksimulation jeweils nur im NDTKF des betreffenden Gatters die Verzögerungszeit abgelesen wird. Damit kann der Aussagewert dynamischer Logiksimulationen von CMOS-Schaltungen erheblich gesteigert werden, ohne den Berechnungsaufwand der Logiksimulation drastisch zu steigern.
3. Es entsteht die Möglichkeit, Schaltkreise des VLSI- und ULSI-Niveaus dynamisch verifizieren zu können.
4. Die vorangegangenen Betrachtungen zeigten, daß es möglich ist, näherungsweise eine theoretische Voraussage des NDTKF ausgehend von statischen Gatterparametern anzugeben. Damit wird dem Ingenieur ein Werkzeug gegeben, mit dem die Dynamik von Gattern bereits in der Synthesephase eines Schaltkreises voraussagbar ist.

Abbildung 6.5-1 zeigt, daß durch die Normierung der Verzögerungszeit τ auf die Flankendauer der Eingangsflanke $1/f_e$ nur ein geringer Abstraktionsgewinn entsteht. Die normierte Verzögerungszeit $|\tau f_e|$ von stark belastetem und von unbelastetem Gatter sind im Arbeitsbereich der Quasistatik identisch. In den folgenden Betrachtungen wird die Verzögerungszeit τ deshalb auf die Zeitkonstante der Quasistatik τ_Q bezogen. τ_Q kann nach Abschnitt 5.2.3 als Funktion des Lastfaktors m angegeben werden.

Der direkte Weg der Ermittlung von τ_Q über Gleichung 5.2.3.8 ist für praktische Belange ungünstig. Stark belastete, im Bereich der Sprungantwort arbeitende Gatter, deren Verzögerungszeit stark in die Gesamtverzögerungszeit eines Signalpfades eingeht, sollten über $\tau_Q = v_\tau \tau_S$ (Glg. 5.5.1.1) bestimmt werden, d.h. τ_S sollte aus Genauigkeitsgründen Bezugsgröße sein.

Daraus resultiert, daß zwischen zwei Darstellungsweisen des NDTK zu wählen ist:

a) Die Normierung der Verzögerungszeitachse auf $\lg \tau / \tau_Q$ ist anschaulich und pädagogisch richtig; es ist sofort zu erkennen, daß die Verzögerungszeiten beider Flanken im Bereich der Quasistatik identisch sind.

b) Die Normierung auf $\lg \tau / \tau_S$ (Glg. 5.4.4.8) vermittelt den falschen Eindruck, die Verzögerungszeiten der Sprungantwort beider Flanken wären identisch. Dennoch aber besitzt diese Normierung den Vorzug, den für die Praxis wesentlichen Bereich der Sprungantwort bestmöglich darzustellen.

Zur Demonstration, welche Güte die aus der Simulation von Sprungantwort des leerlaufenden ($m = 0$) und des hochbelasteten ($m = 10$) Gatters nach Kap. 5 gewinnbaren Normierungsteilheiten f_{Sx} bei beliebigen Lastfaktor besitzen, sei ein Vergleich zwischen den gewonnenen Beschreibungsformeln und Simulationsdaten aufgeführt. Testmedium ist die DTKF des Inverters SYNEG. Die Simulation ergibt für genügend hohe Eingangsflankensteilheit $f_e = 1000 \text{ GHz}$;

$m = 0$:

$$\begin{cases} -f_{as} = 0,796 \text{ GHz} \\ \tau_{S-} = 0,870 \text{ ns} \end{cases}$$

$m = 1000$:

$$\begin{cases} -f_{as} = 0,651 \text{ MHz} \\ \tau_{S-} = 0,723 \mu\text{s} \end{cases}$$

Die Miller-Verzögerungszeit τ_{m-} sei zunächst unbekannt.

a) Ermittlung des Eigenlastfaktors n :

$$n = \frac{f_S}{f_{So}} \approx \frac{i \cdot f_{si}}{f_{So}} = 1000 \cdot \frac{0,651\text{MHz}}{796\text{MHz}} \quad (6.5.1)$$

$$\underline{\underline{n = 0,8178}}$$

b) Ermittlung der Miller-Verzögerungszeit τ_{m-} :

$$\tau_{m-} = \tau_{so} - n \tau_{so} \approx \tau_{so} - \frac{n \tau_{si}}{i} \quad (6.5.2)$$

$$= 0,87\text{ns} - \frac{0,8178 \cdot 723\text{ns}}{1000}$$

$$\underline{\underline{\tau_{m-} = 0,2787\text{ns}}}$$

Ein Vergleich mit Simulationsdaten für ausgewählte Lastfaktoren n zeigt geringfügige Abweichungen:

Tabelle 6.5-1

m	Rechnung		Realität	
	f_{as} [GHz]	τ_{s-} [ns]	f_{as} [GHz]	τ_{s-} [ns]
0	0,7952	0,871	0,796	0,870
0,8217	0,3969	1,465	0,385	1,685
8,217	0,0720	6,812	0,0704	7,50
82,17	0,007844	60,28	0,00786	64,0
821,7	0,7914MHz	595,0	0,792MHz	594
1000	0,6504MHz	723,8	0,651MHz	723

Die Vergleichsregeln wurden nach den Gleichungen

$$\tau_s = \tau_{s\infty} (m + n) + \tau_m \quad (6.5.3)$$

$$f_s = f_{s\infty} / (m + n) \quad (6.5.4)$$

vorgenommen.

Es zeigt sich, daß obige Gleichungen für hohe Lastfaktoren zunehmend genauer gelten. Für niedrige Lastfaktoren machen sich größere Ungenauigkeiten für $0 < m < 10$ bemerkbar.

Es ist anzunehmen, daß diese Abweichung durch die näherungsweise spannungsunabhängige Beschreibung der Millerkapazität zustande kommt.

6.6. Länge des Übergangsbereiches

Um die Frage zu beantworten können, durch welche Gesetzmäßigkeit die Länge v_e des Übergangsbereiches zwischen Quasistatik und Sprungantwort bestimmt wird, und ob die Bereichsgrenzen des Übergangsbereiches gesetzmäßig im Flankentransferfeld und im Verzögerungsfeld übereinstimmen, wurden die statischen Parameter des Meßobjektes, des Inverters SYNEG reproduzierbar variiert. Durch die Veränderung der Betriebsspannung U_{DD} wurden Leerlaufverstärkung v_o , Schwellstrom I_N und Ausgangswiderstand r_{Inv} verändert (vgl. Anlage 8).

Die Simulationen wurden mit dem Lastfaktor $m = 1000$ durchgeführt $C_{Ox} = 0,2714 \text{ pF}$.

Abb. 6.6-1 zeigt, daß die Länge des Übergangsbereiches der Eingangsfankensteilheit zwischen Quasistatik f_{eQ} und Sprungantwort f_{eS} zufällig etwa mit dem Quadrat der Leerlaufverstärkung v_o des Gatters korreliert.

$$\frac{f_{eS}}{f_{eQ}} = v_e \approx v_o^2 \quad (6.6.1)$$

Die Anwendung von Gleichung 5.5.2.5 auf Gleichung 6.6.1 ergibt für den Inverter

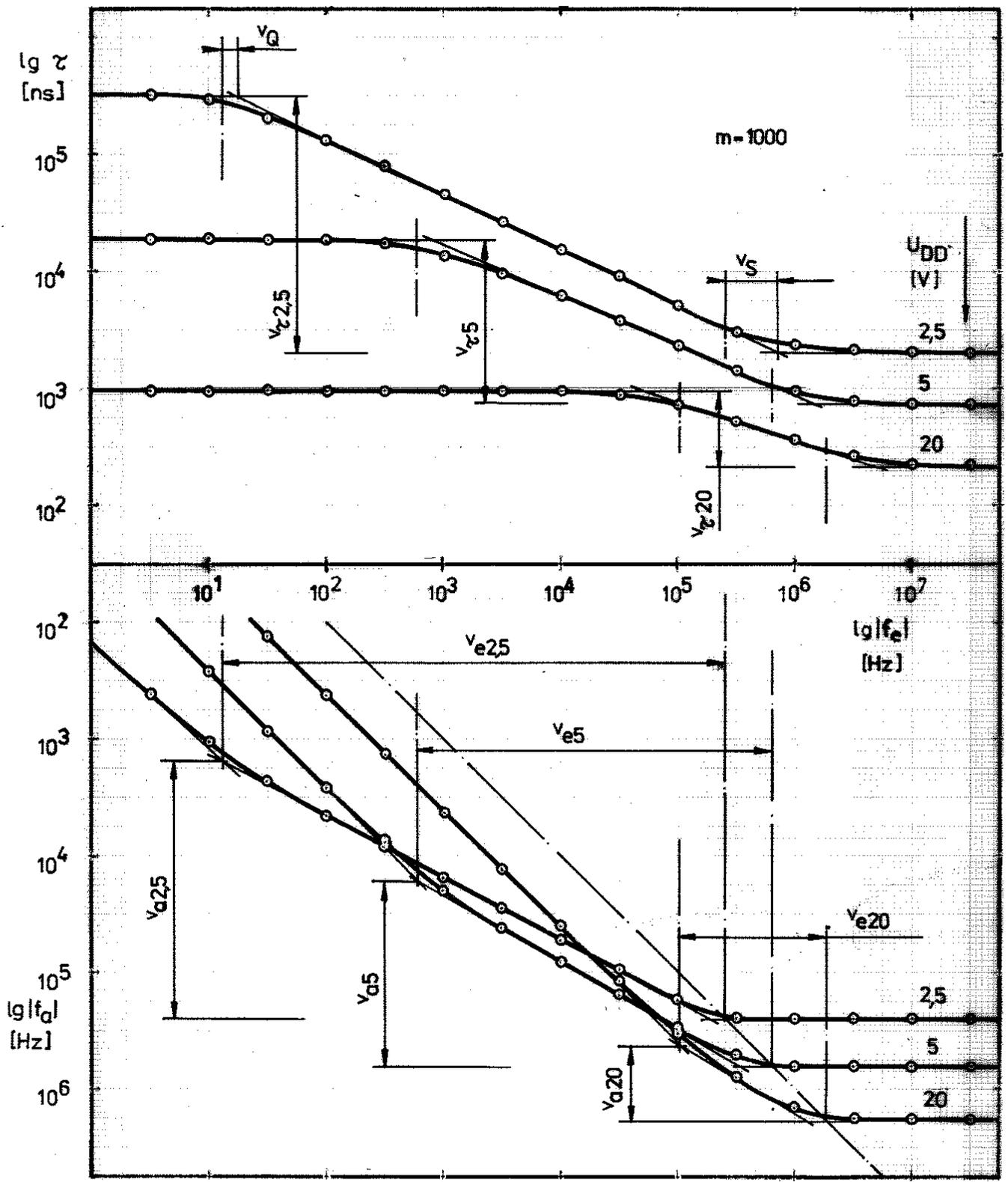


Abb.6.6-1: Dynamisches Transferkennlinienfeld des Inverters SYNEG in Abhängigkeit von der Betriebsspannung U_{DD} . Lastfaktor $m=1000$; $C_{ox}=0,2714\text{pF}$; fallende Flankenr..

$$v_a = \frac{f_{aS}}{f_{aQ}} = -\frac{v_e}{v_o} \approx -v_o \quad (6.6.2)$$

Der Zusammenhang $v_e \approx v_o^2$ ist nur beim CMOS-Inverter zu bemerken. Unsymmetrische Gatter zeigen für v_e bedeutend höhere Vielfache der Leerlaufverstärkung v_o an, vgl. dazu Abschnitt 5.5.2., Beispiel. Gleichzeitig bestätigt sich, daß die Bereichsgrenzen von Flankentransferkennlinien und Verzögerungszeitkennlinien nahezu übereinstimmen.

Die Grenze zur Quasistatik und zur Sprungantwort weist zwischen Flankentransferkennlinien und Verzögerungszeitkennlinien geringfügige Abweichungen auf (v_S bzw. v_Q).

Eine Auswahl von vergleichbaren Simulationsergebnissen, die durch statische und dynamische Simulationen gewonnen wurden, wurde in Anlage 5 aufgenommen.

Der Vergleich von aus der Statik nach Abschnitt 5 hergeleiteten Näherungsformeln mit den Ergebnissen der dynamischen Simulation zeigt, daß die Näherungsformeln um maximal etwa 20% von den dynamisch ermittelten Resultaten abweichen.

6.7. Unsymmetrie der Flanken

Um zu untersuchen, welche dynamischen Auswirkungen starke Unsymmetrien im Gatteraufbau haben, wurde ein 6-fa NAND-Gatter analysiert. Abbildung 6.7-1 zeigt das NDTKF für fallende und steigende Ausgangsflanke. Beide Ausgangsflanken besitzen verschiedene Transitflankensteilheiten f_T

$$f_{T-} \neq f_{T+} \quad (6.7.1)$$

Die Transitflankensteilheit f_T der Eingangsflanke kann tatsächlich mit einem nur geringen Fehler aus der Flankensteilheit der Sprungantwort f_S der Ausgangsflanke

$$-f_{T\gamma} \approx f_{S\gamma} \quad (6.7.2)$$

$$\begin{cases} f_{S0+} = 250\text{MHz} \\ f_{S0-} = -108\text{MHz} \end{cases}$$

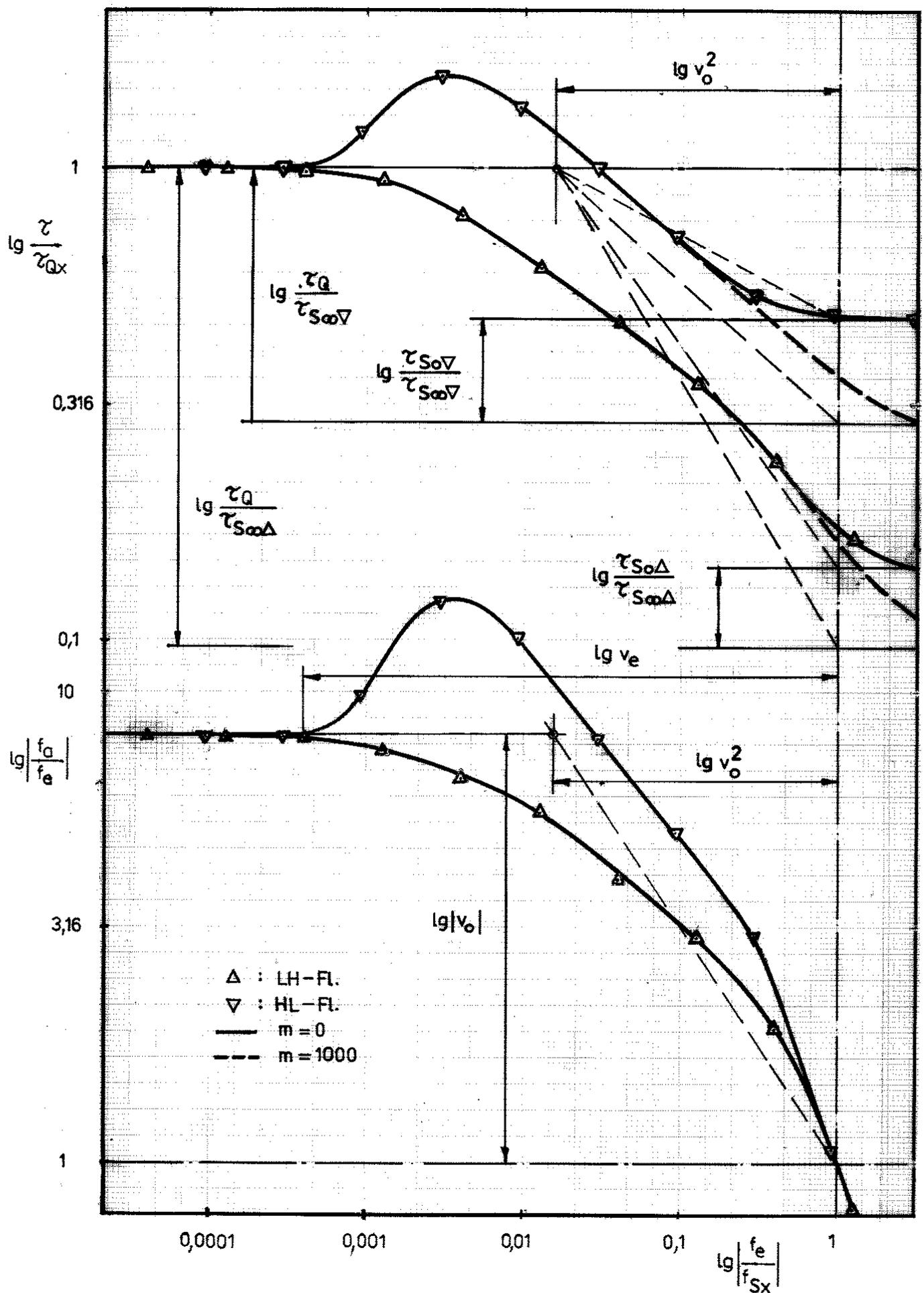


Abb.6.7-1: Unsymmetrie beider Flankenrichtungen beim 6-fach NAND NA6. Die Normierungsflankensteilheit f_{Sx} ist die der Sprungantwort der Flankenrichtung unter dem aktuellen Lastfaktor. Gatterdaten in Anl.6.

Aus der Abbildung 6.7-1 wird deutlich, daß die in Abschnitt 6.5. eingeführte Normierung des DTKF zum NDTKF nicht nur die Möglichkeit schafft, aus einer Simulation der Sprungantwort des unbelasteten Gatters und der Berechnung der statischen Kennwerte I_N , I_P , r_{Inv} , U_{Inv} die Gattercharakteristik aller Gatter der gleichen Inverterschwelle bzw. desselben B_P/B_N Verhältnisses herzuleiten. Bei stark unsymmetrischen Gattern zeigt das NDTKF an, wie stark der Grad der relativen Übereinstimmung zwischen den Flankenrichtungen ist. Im Bild sind die Marken für die Grenzen des Übergangsbereiches v_e eingezeichnet. Es zeigt sich, daß die v_0^2 - Grenze auch bei starker Unsymmetrie eine brauchbare Approximation des Übergangsbereiches beider Flanken darstellt. Sie liefert eine Approximation der Gatterkennlinie, die maximal mit dem Faktor 2 von den tatsächlichen Flankentransfer- und Verzögerungszeitkennlinien abweicht.

Betrachtet man die für die steigende Flanke gültige Kennlinie in Abb. 6.7-1, so fällt auf, daß die Charakteristik mit der des symmetrischen Inverters Abb. 6.5-1 übereinstimmt. Die steigende Flanke wird vom NOR-Zweig des Gatters getrieben (parallelgeschaltete Transistoren), die elektrische Analogie zum Inverter ist zu erkennen. Dagegen zeigt die NAND-Charakteristik (reihengeschaltete Transistoren) der fallenden Flanke kaum mit der Invertercharakteristik übereinstimmende Kriterien. Sie zeigt an, daß reihengeschaltete Transistoren offenbar einem anderen Modellierungstyp zu unterwerfen sind. Aus dem Vergleich von Bild 6.5-1 und 6.7-1 wird deutlich, daß beide vom 6-fach NAND getriebenen Flanken offenbar unabhängig voneinander betrachtet werden können, d.h. die Hinzuschaltung des Reihenzweiges beeinflusst den Parallelzweig offenbar nicht erkennbar. Dieses Ergebnis war zu erwarten: beide Flanken besitzen nur im Bereich der Quasistatik Gemeinsamkeiten, da nur dort der gemeinsame Kleinsignalausgangswiderstand r_{Inv} der Parallelschaltung von P- und N-Zweig dynamisch bestimmend wirkt

$$r_{Inv} = r_{Inv P} \parallel r_{Inv N} . \quad (6.7.3)$$

In Bereichen höherer Eingangsfankensteilheit f_e arbeiten beide Zweige des Gatters nahezu entkoppelt voneinander. Der prinzipiell

Unterschied der Kennlinie eines Parallelzweiges eines Gatters von Opendrain-Parallelzweig liegt lediglich in der Veränderung des d: Verzögerungszeit der Quasistatik τ_Q bestimmenden Ausgangswiderstandes r_{Inv} . Entweder P- oder N-Term in Glg. 6.7.3 entfällt bei Opendrain-Treiber; er besitzt folglich eine gegenüber dem Gatterzweig etwa verdoppelte Verzögerungszeit τ_Q der Quasistatik. Der Bereich der Sprungantwort wird stets von einem Transistor getrieben, folglich ist im Bereich der Sprungantwort kein Unterschied zwischen Gatterzweig und Opendrainzweig zu erwarten.

Aus dieser Erkenntnis heraus wäre es prinzipiell möglich, die Modellierung von CMOS-Schaltungen mittels DTKF auf drei Schaltungstypen zu beschränken:

- a) den NOR-Zweigtyp, der gleichzeitig auch den am Knoten wirkende Einzeltransistor repräsentiert;
- b) den NAND-Zweigtyp, der an den Knoten in Reihe geschaltete Transistoren enthält, und
- c) den Transferegate-Typ, dessen Charakteristik je nach Betriebsart den Charakter von a) oder b) annimmt.

Allerdings ist zu erwarten, daß durch eine Untersuchung von unabhängig auf Knoten wirkende Transistorzweige u.U. neue, vereinfachende Aspekte der Modellbildung zu Tage befördert werden können.

6.8. Iterativ lösbares NDTKF

Die in Abschnitt 4.13. hergeleitete Abhängigkeit der Eingangskapazität vom Betriebsbereich des Gatters

$$\frac{C_e}{C_{Ox}} = 1 - \frac{f_a}{f_e} \cdot q \quad (6.8.1)$$

kann mit dem Millerfaktor $q = C_m/C_{Ox}$ (Gatterkonstante) als Funktion in das dynamische Transferkennlinienfeld eingetragen werden, Abb. 6.8-1. Der Millerfaktor wurde topologisch zu $q = 1/3$ bestimmt. Diese Bestimmungsmethode ist u.U. stark fehlerbehaftet, und wider

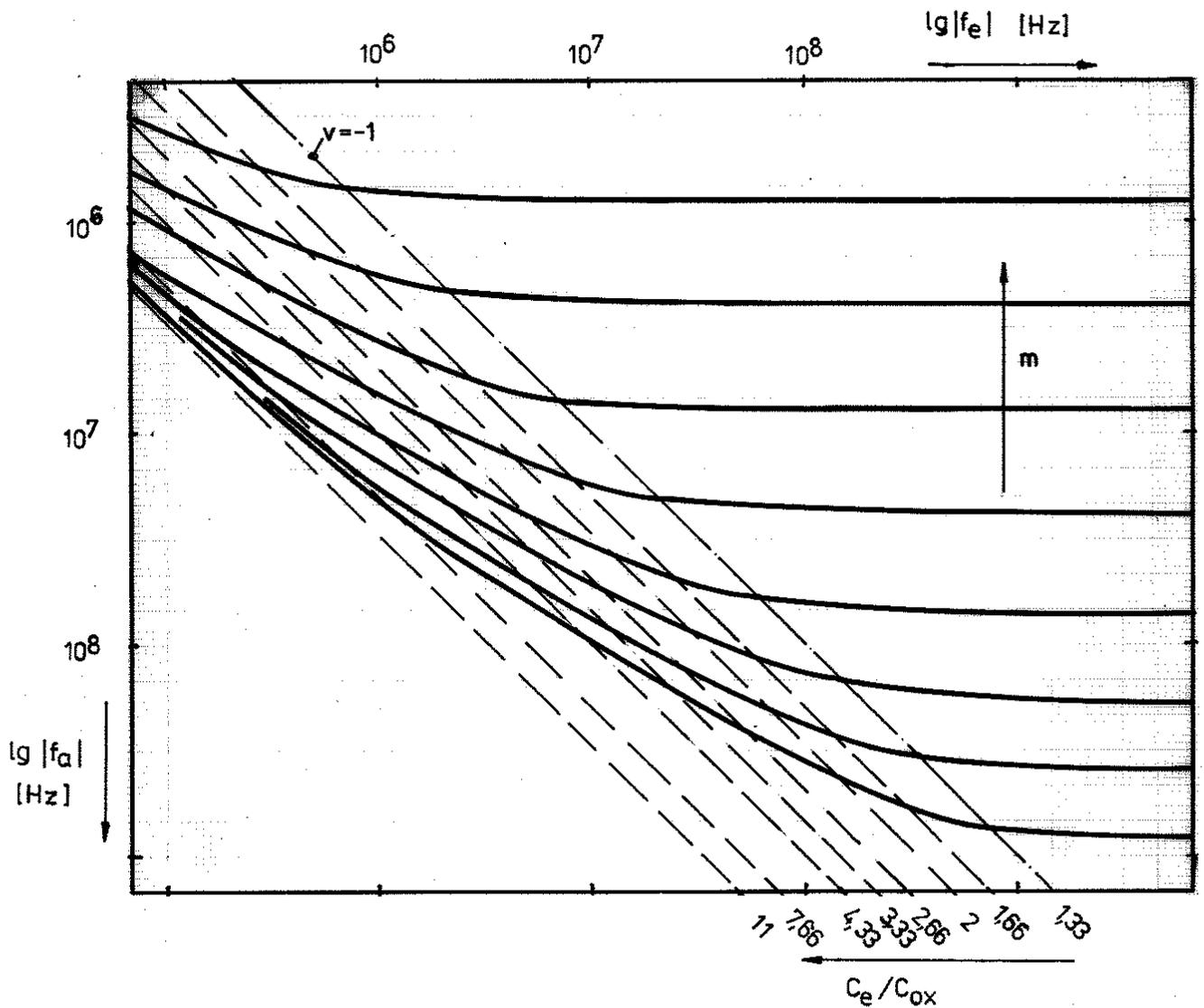


Abb.6.8-1: Die Eingangskapazität C_e eines Gatters lässt sich als Funktion der Spannungsverstärkung f_a/f_e angeben.

spricht der im Abschnitt 4.10. dargestellten Bestimmungsmethode. Die Eintragung in das normierte DTKF ist noch einfacher zu bewerkstelligen: Die Funktion der Gleichung 6.8.1 kann als zweite Maßstabsachse der Ordinate $\lg |f_a/f_e|$ zugeordnet werden. Mit der Einführung der Eingangskapazität als Funktion der Spannungsverstärkung $|f_a/f_e|$ des Gatters im Punkte U_{Inv} kann die Übertragungscharakteristik des treibenden Gatters nicht festgelegt werden, da die aktuelle Knotenlastkapazität zunächst nicht bekannt ist.

Pro Flanke ist über alle die Flanke übertragenden Gatter ein Iterationszyklus auszuführen. Verglichen mit Netzwerksimulationen ist der Berechnungsaufwand dennoch um die Mindestanzahl von Stützstellen pro Flanke geringer. Pro Flanke sind in Netzwerksimulationen mindestens etwa zehn Stützstellen zu berechnen.