

Erster Berliner Schaltkreis, erster ASIC* der DDR

* ASIC: Application Specific Integrated Circuit

Analogteil PCM-Regenerator

KA601

- **Analogteil Regenerator für PCM30/32 (2 MHz)**
- **120 Transistoren**
- **Layoutschluß Januar 1981**
- **Standard Buried Collector (SBC) MasterSlice**
- **Die Metallebene (Alu) ist kundenspezifisch strukturiert**
- **Fertigung: VEB Halbleiterwerk Frankfurt/Oder-Markendorf (HFO)**
- **Einsatz: VEB Nachrichtenelektronik Greifswald (NEG)**
- **Anregungen von EXAR XRC 262/277**
- **Versionen:**
 - **v1, v2: Gerd Heinz**
 - **v3...v5: Dr. Volker Tüngler**
- **fachliche Unterstützung:**
 - **Dr. Ingomar Krahel (Transistormodellierung, SBC-Technologie)**
 - **Manfred Höppner (PCM30)**

Erster Master-Slice Kundensaltkreis (Application Specific IC - ASIC) der DDR, erster (Gesamt-) Berliner Schaltkreis

Analogteil PCM30/32 Regenerator [KA601](#)

2 Mb/s, 120 Transistoren, 1980, entworfen im Institut für Nachrichtentechnik Berlin-Oberschöneweide, Edisonstr. 63 auf [IA60-Master](#) des [VEB Halbleiterwerk Frankfurt/Oder](#) (HFO), Vorbild Ferranti. Der IC wurde in sog. Master-Slice-Technologie auf vorgefertigtem Siliziumtarget in [Standard Buried Collector Technology \(SBC\)](#) gefertigt, nur die Metallage (Alu) wurde strukturiert. Die Transistoren (nnp, pnp-Substrat und pnp-lateral) maßen 110x140 µm. Der Chip war 2,6x3 mm groß. Erste Exemplare wurden im Hause INT auf ein Dünnschicht-Glassubstrat gebondet.

Das Layout wurde Punkt für Punkt mit dem Zeichenbrett digitalisiert. Dieses spezifische Zeichenbrett (Zeiss, Robotron?) hatte IGR (Drehwinkelgeber) an X- und Y-Achse. Über IGR-Encoder mit Nixie-Röhrenanzeige (Zeiss?) gingen X- und Y- Koordinate zum Lochstreifenstanzer. Ein Druck auf einen großen Knopf am Lineal erzeugte ein Rattern des Stanzers. Da im Institut keine Räume frei waren, wurde ein fensterloser, ehemaliger Kohlenkeller umgerüstet. Im Winter 1979/80 gab es Probleme mit der Heizung, es war jämmerlich kalt (unter 14 °C).

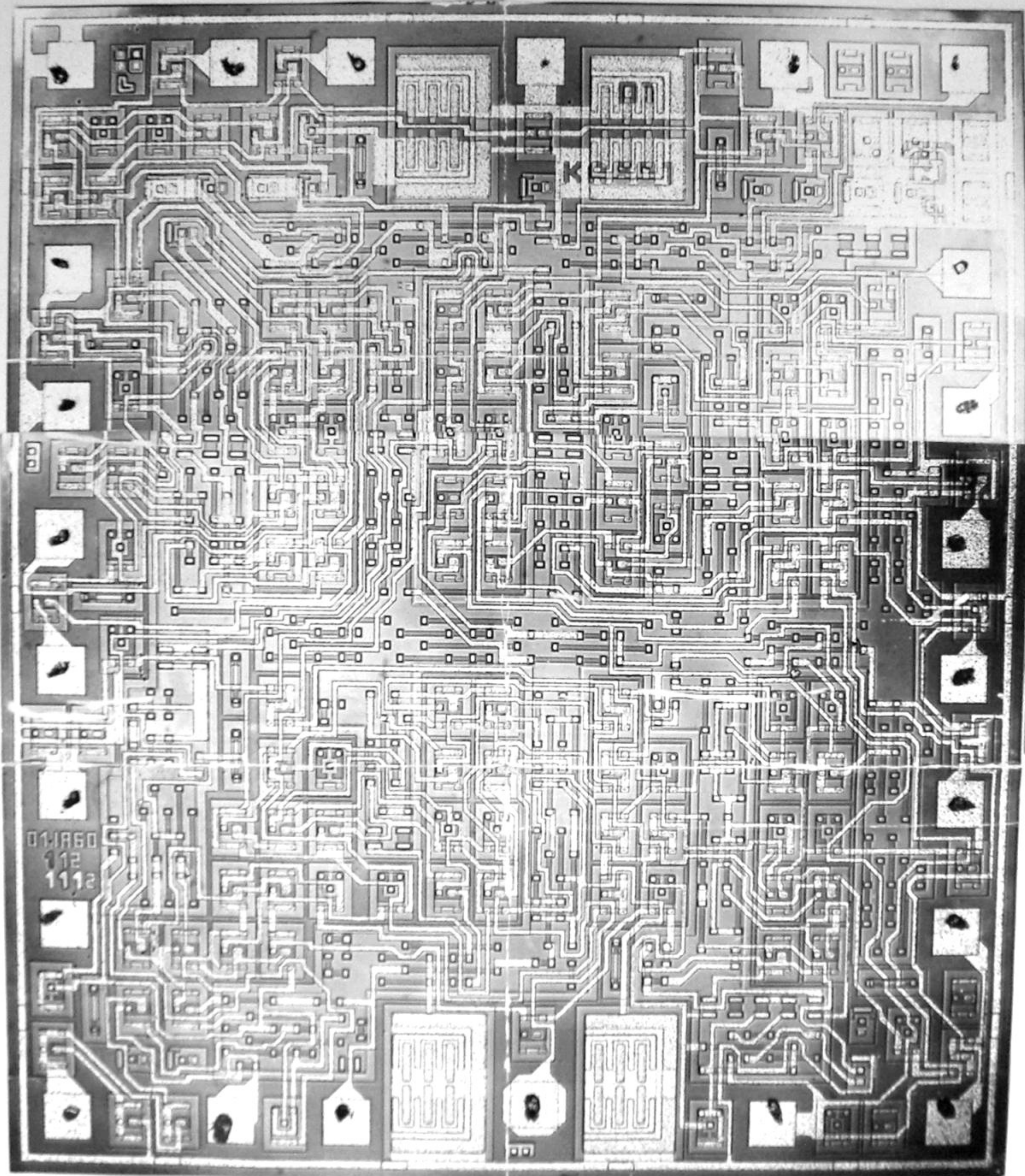
Da Software zur Zusammensetzung von Teilzeichnungen nicht verfügbar war, mußte die gesamte Zeichnung in einem Stück auf viertel Millimeter genau digitalisiert werden. Dazu entwickelte Software-Entwicklerin Christiane Krahle eine Kalibriersoftware. Zu Arbeitsbeginn wurden 4x4 Punktkoordinaten auf dem Zeichenblatt als Referenz zur Entzerrung eingegeben.

Eine Bestellung von 100 Blatt verzerrungsfreier Hostaphan-Folie (aus dem Westen) kam bereits vier Jahre später an - eine Palette voll. Kostenpunkt der Folie: 53.000 DM (Westmark). Da brauchte keiner mehr Folie, wir arbeiteten bereits an Grafik-Workstations vom Typ KULON. Die Einkäuferin erklärte mir Jahr für Jahr wieder, sie bekäme keine Mindermengen, jedesmal wurde dann die Bestellmenge verdoppelt: staatliche Planwirtschaft.

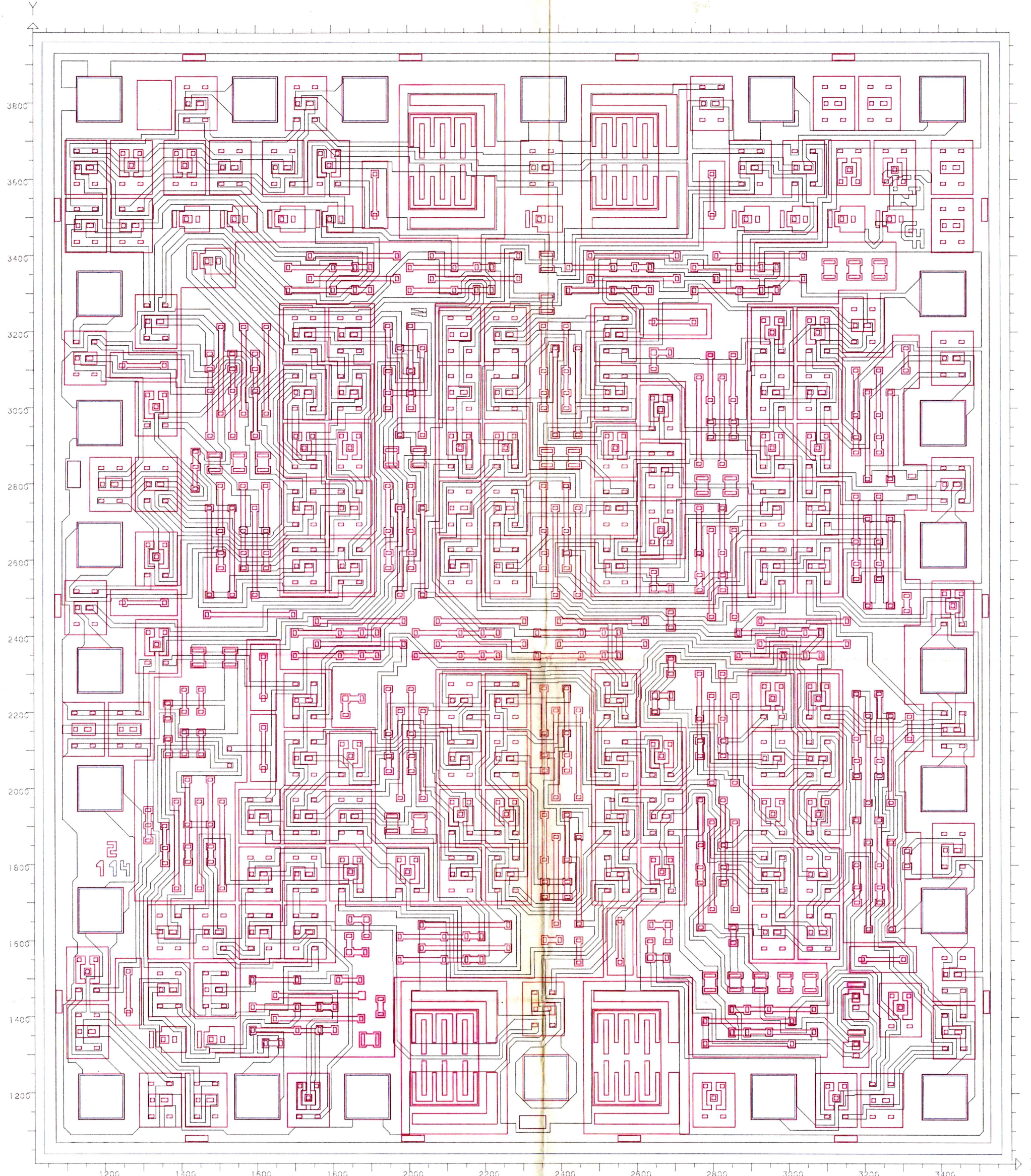
Nach der Digitalisierung entstand ein Lochstreifen mit einigen hundert Fehlern. Plotter gab es 1981 noch nicht in der Hauptstadt der DDR. Die Fehler wurden im HFO auf PDP11 mit Texteditor(!) korrigiert, Form: X0, Y0, dX, dY, dX, dY, ... Besondere Freude machte es, in der geschlossenen Massefigur einen Fehler zu korrigieren, sie war etwa eine A4-Seite lang.

Das einzig verfügbare Plott ist datiert auf Layout-Version 4, 16.3.1983. Es entstand auf einem Calcomp-Stiftplotter im Werk für Fernsehelektronik Berlin-Oberschöneweide, Ostendstr.1-14. Offenbar hatten wir im INT zu dieser Zeit noch keinen geeigneten Plotter.

Version v1 hatte einen Kontakt zuviel, dieser konnte mit Laser ausgebrannt werden. Fünf Chips funktionierten. Version v2 arbeitete vollständig korrekt und fand bereits in der PCM-Versuchsstrecke Dresden-Pirna Anwendung. Spätere Versionen sollten den Temperaturgang auf -40...+85 °C (Export Sowjetunion) erweitern.



KA601 (1979/1980) Erster ASIC der DDR, erster Berliner IC, erster Master-Slice IC der DDR



01KA601

VED WERK FUER FERNSEHELEKTRONIK BERLIN
16-MAR-83 MASZTAB 200 : 1
EBENE 110 11H 411 114

Plot der 4.Überarbeitung durch VT, 1983